Altium Designer 6 в примерах

В статье приводится последовательность действий при создании библиотек, разработке схемы, трассировки платы и подготовки выходных файлов и технологических и других документов на конкретных примерах. Автор не претендует на уникальность и полноту предложенных подходов, а просто приводит один из способов по написанию правил, созданию классов, компонентов и других действий, которые были применены в приведенных проектах. Многие способы и приемы в статье рассмотрены поверхностно или вообще не затронуты, так как подробно описаны автором ранее [1].

Владимир Пранович, к. т. н.

pranovich@bsu.by

Пример 1. Аналого-цифровой преобразователь

Настройка приложения и проекта

Сделаем настройку нашего первого проекта так, как он настроен у автора. При этих настройках вы всегда будете видеть на экране именно то, что будет приведено ниже на рисунках, и все предложенные действия будут приводить к одинаковым визуальным результатам. Для этого выполним следующие лействия:

- 1. Установите их на своем компьютере шрифты, удовлетворяющие требованиям ГОСТ. В качестве таких можно использовать шрифты от других пакетов
- 2. Командой File/New/Design Workspace создадим новый дизайн. По умолчанию создается файл Workspace1.DsnWrk. Для удобства командой File/ Save Design Workspace As сохраним его под именем Training.DsnWrk в директорию ...\DsnWrk. Здесь и далее всегда будут указаны относительные пути размещения директорий и файлов. Место расположения вы можете устанавливать самостоятельно.
- 3. Командой File\New\Project\PCB Project создадим новый проект. По умолчанию создается файл PCB_Project1.PrjPCB. Командой File/Save/Project As coxpanum ero kak \Project \Training_01 \ Training_01.PrjPCB.
- 4. Для выбора шрифта, используемого в качестве системного, применим команду «Design/Document Option/Sheet Option/Change System Font». В примерах автора будет использоваться шрифт GOST type A, установленный ранее (см. п. 1).



- 5. Из панели Project нажатием правой кнопки «мышки» при выделении нашего проекта вызываем контекстное меню (рис. 1), командой Add New to project/Schematic создаем новый лист схемы проекта и командой File/Save As сохраняем под именем Tr01Sh01, означающем первый лист нашего проекта. Систему именования листов вы можете использовать свою.
- 6. В примерах для схем будем использовать размер листа А4. В данной статье мы не останавливаемся на вопросе создания шаблонов (ТЕМРLАТЕ). Вы можете создать свои шаблоны или обратиться к автору. Загрузим шаблон первого листа командой Design/Template/Set Template File Name, где укажем путь и имя шаблона (для первого листа формата А4 с вертикальным расположением). При первой загрузке всегда устанавливайте опцию «Add new parameters exist in the template only». При загрузке шаблона на листе будут определены размер, параметры и установки из указанного шаблона.

Выбор схемы для примера

Все примеры в данной статье взяты из реальных проектов, разработанных при участии автора, но приводятся без описания принципа их действия и назначения, а также без обоснования выбора того или иного схематического и конструктивного решения.

Схема, выбранная для примера, приведена на рис. 2. Здесь представлена реализация схемы аналого-цифрового преобразователя на основе ADS1255 (http:// focus.ti.com/docs/prod/folders/print/ads1255.html). Данная схема не имеет самостоятельного применения и используется в составе других устройств. Однако это не мешает использовать ее в качестве примера. Более того, в дальнейшем мы используем ее при построении схемы многоканального АЦП.

Для создания схемы нам потребуется создать три библиотечных элемента: резисторную и конденсаторную сборки, а также компонент ADS1255. Дополнительно будем вести базу данных всех компонентов, создаваемых или используемых в рамках проекта. Ведение базы — это необязательный элемент, и по началу вызовет немало сомнений в необходимости его использования, но для больших проектов (которые ведет не один разработчик) и на стадии оформления сопроводительных документов он су-

44



щественно облегчает подготовку и оперативное внесение изменений в проект.

Поиск компонентов схемы и пример ведения базы данных

Как правило, все пользователи CAD превосходно владеют программой Excel из пакета Microsoft Office, поэтому предложим пример ведения базы компонентов проекта именно в этом приложении. Тем более что поиск и заполнение ячеек базы может вести и вспомогательный персонал.

- Создадим в директории ... \Project\Training_01\ DOC базу данных на основе пустого листа Excel (имя файла, например, DB_TR01.XLS).
- 2. Из панели Project нажатием правой кнопки «мышки» при выделении нашего проекта вызываем контекстное меню и командой Add Existing to Project добавим файл ...\ Project\Training_01\DOC\DB_TR01.XLS к проекту. После этого ссылка на соответствующий файл появится в соответствующем разделе браузера (рис. 3) панели Project, и мы сможем открывать этот файл непосредственно из пакета Altium Designer. Это

очень удобно, так как не нужно запоминать места и имена файлов, имеющих прямое отношение к проекту, несмотря на то, что они созданы и будут редактироваться не средствами пакета **Altium Designer**.

3. Переименуем лист Excel на DB_TR01 и введем название столбцов (таблица).

Вы вправе добавить, удалить, переименовать любые столбцы. Обязательно присутствие столбца **L_DB**. На него накладывается еще одно ограничение — в столбце не должно быть совпадающих записей. Именно по записям этого столбца мы будем и добавлять, и модифицировать параметры компонентов проекта.

Т	raining.DsnWrk		Workspace
T	raining_01.PrjPcb	¥	Project
0	File View O Struc	ture Editor	•ا ا
E	Training_01.1	PrjPcb *	N
	E 🗐 Source Docu	iments	
	🖵 Tr01Sh01.	SchDoc (1)	
	🖃 🛄 Documentati	on	
	E Document	\$	
	B DB TB	01.xls (2)	

Таблица

Название столбца	Назначение записи в столбце
A — N ⁰	Для последовательной нумерации сток и удобства идентификации записей
B – L_DB	Link Data Base. Для связи с проектом (схемой)
C — Item ID	Для указания в базе данных имени компонента схемы
D - Item Footprint	Для указания в базе данных имени посадочного места
E — Modify	Дата ввода или модификации строки
F — PDF	Для указания ссылки на описание компонента
G - Description Pdf	Для внесения краткого описания из PDF на компонент
H – ValueSCH	Для ввода отображаемого на схеме параметра компонента
H – NoteSCH	Для ввода отображаемого на схеме дополнительного параметра компонента
J — Description	Для ввода краткого описания компонента (пояснительная часть записи графы «Наименование» перечня элементов)
K — Supplier	Для ввода имени (ссылки) поставщика компонента (каталожного)
L — Supplier P/N	Для ввода номера компонента по каталогу
M - Vendor	Для ввода имени изготовителя компонента
N – Vendor P/N	Для ввода обозначения компонента
0 – ValueBOM	В данной ячейке будут храниться данные для графы «Наименование» перечня элементов. В ячейку вводим формулу: «= СЦЕПИТЬ(J2;», «;N2 ;» , «;M2)», и в ней будет автоматически формироваться запись краткого описания компонента, его обозначение и имя производителя
P - NoteBOM	Для ввода записи, помещаемой в графу «Примечание» перечня элементов
Q – Provider	Для ввода имени (ссылки) компании-продавца компонента
R – Package	Для ввода наименования корпуса посадочного места по PDF
S — Package Description	Для ввода описания корпуса посадочного места по PDF
T — Marking	Для ввода маркировки, нанесенной на корпус

- Начнем заполнение первой строки листа Excel для идентичных компонентов C1B и C2B схемы (рис. 2). Для этого:
 - в столбец «№» вводим номер порядковой записи — «001»;
 - в столбец «L_DB» введем запись «C01», в нашем случае это запись для первой модификации конденсатора (буква С — обозначение типа элемента, 01 — первый компонент типа конденсатор в базе данных);
 - столбцы «Item ID» и «Item Footprint» оставляем незаполненными, так как на данный момент мы еще не создали компонент и посадочное место;
 - в столбец «Modify» вносим текущую дату;
 - столбцы «PDF» и «Description Pdf» также на данный момент оставляем незаполненными;
 - в столбец «ValueSCH» и «NoteSCH» введем записи, которые будут отражаться на схеме «1u0» емкость конденсатора и «X7R» ТКЕ конденсатора (для нашего случая конденсаторы используются в фильтре и данный параметр имеет принципиальное значение).
- 5. Откроем один из сайтов каталожных поставщиков компонентов, например, www.digi-key.com, сделаем поиск конденсаторных сборок с параметрами Capacitors-> Arrays->1.0 uF->X7R и выберем требуемую сборку конденсаторов, доступную на складе с минимальным или необходимым посадочным местом и удовлетворяющую другим существующим требованиям. Копированием из окна поиска (рис. 4) вводим в следующие ячейки значения:
- в столбец «Description» —
- «CAP 4-ARRAY 1.0UF 6.3V X7R 1206»;
- в столбец «**Supplier**» «Digi-Key»;
- в столбец «Supplier P/N» «490-3446-2-ND»;
- в столбец «Vendor» «Murata»;
- в столбец «Vendor P/N» «GNM314R70J105MA01L»;
- в столбец «**Package**» «1206 (3216)»;

Digi-Key F	Part Number	490-3446-2-ND					
Manufacturer F	Part Number	GNM314R70J105MA01L CAP 4-ARRAY 1.0UF 6.3V X7R 1206					
	Description						
Quanti	ty Available	3000					
All prices are is	n US dollars						
Quantity	Iter	m Number					
	490-3446-	-2-ND					
		You may submit a request fo					
Technical/Cata	log Informat	ion 490-3446-2-ND					
St	andard Packs	age 3000					
	Categ	ory Capacitors					
	Fan	ully Arrays					
	Ven	dor Murata Electronics North America					
	Capacita	1.0µF					
	Voltage-Ra	ted 6.3 V					
	Tolera	nce ±20%					
2	Package / C	ase 1206 (3216)					
	Packag	ing Tape & Reel (TR)					
L	ead Free Sta	tur Lead Free					
	D. HP CA.	RoHS Compliant					
	Roms Sta	the lange and some					

компонента на www.digi-key.com



- в столбце «ValueBOM»
 - автоматически сформируется запись «CAP 4-ARRAY 1.0UF 6.3V X7R 1206», GNM314R70J105MA01L, Murata».
- 6. Для данной сборки конденсаторов достаточно описания, приведенного на сайте www. digi-key.com. Поиском по этому сайту находим описание данной сборки конденсаторов на странице 1537 каталога, скачиваем описание и сохраняем в архив описаний под именем «ARRAY TYPE MULTILAYER CERAMIC Murata P1537». Отметим, что лучше описание находить непосредственно на сайте производителя, однако в данном случае ограничимся этим. Открываем документ и заполняем следующие столбцы:
 - в столбец «PDF» вносим ссылку ну найденный документ ..\..\..\PDF\Murata\ ARRAY TYPE MULTILAYER CERAMIC Murata P1537.pdf;
 - в столбец «Description Pdf» копируем из PDF строку «Multilayer Ceramic Chip Capacitor Arrays GNM Series».
- Аналогично заполняем столбцы и для резистивных сборок и микросхемы ADS1255.

Вы вправе выбрать свою форму заполнения таблицы. Она должна полностью и адекватно отражать наполнение данного проекта, и стать в будущем основой общей базы данных для вашей организации или ваших проектов. Для других проектов вы сможете заполнять индивидуальную базу проекта не поиском, а уже ссылкой или копированием строки и общей базы компонентов.

Создание библиотеки компонентов

Итак, все компоненты будущей схемы определены и найдены их описания. Приступим к поиску и созданию компонентов и посадочных мест. Процесс создания новых компонентов описан автором ранее [1]. Здесь остановимся только на новых возможностях пакета и в применении именно данного примера.

Особенности при создании компонента:

- Для всех компонентов введем один дополнительный параметр L_DB и присвоим ему значение по умолчанию «???».
- Для всех пассивных элементов нет необходимости ввода значений параметров, характеризующих основную величину (емкость, сопротивление и т. п.) и второстепенные (напряжение, ТКЕ и т. п.). Эти параметры мы позже введем через базу данных.
- 3. При проектировании схемы и возможности использования нескольких посадочных мест желательно имя посадочного места на этапе проектирования отображать на схеме, что бы получить его и на твердой копии схемы. Для этого можно стандартному параметру Comment присвоить значение «=CurrentFootprint». Но это не всегда удобно, во-первых, потому что через данный параметр осуществляется передача других атрибутов в PCB-проект, а во-вторых, потому что, как правило, имена посадочных мест большие и занимают много места для отображения. Поэтому введем специальный параметр Current_Footprint (написано вмес-

те через знак подчеркивания) и присвоим ему значение «=**CurrentFootprint**» (написано без пробела). При этом сразу установим размер шрифта таким, чтобы текст не выходил за размеры изображения самого элемента.

- 4. При создании компонента и посадочного места на основе PDF из базы данных сразу внесите и название компонента в ячейку столбца «Item ID», и название посадочного места в ячейку столбца «Item Footprint» базы данных, тогда будет проще производить в будущем поиск и идентификацию их в базе.
- При создании компонента следует учитывать также и следующие нюансы, не отраженные ранее:
 - при заполнении текстовых параметров
 Ріп можно пользоваться копированием
 из PDF и переносом текста через буфер
 обмена;
 - при использовании в графике закрашенных фигур после завершения формирования компонента все закрашенные фигуры командой Edit/Move/Send to Back следует переместить на задний план, так как при использовании в дальнейшем преобразования схемы в формат PDF, надписи на фоне данных фигур могут не отображаться;
 - настройка эквивалентности выводов и взаимозаменяемых частей компонента производится не в библиотечных редакторах, а непосредственно в схеме;
 - добавлять, изменять и редактировать параметры компонентов проще через Tools/ Parameter Manager.

Итак, создадим три компонента, необходимые для создания нашей схемы. На рис. 5 показан пример компонента резисторной сборки, для которого в панели SCH Library указано:

- R-array_8P название компонента в библиотеке (принцип названия выбран следующий: краткое имя и число PIN в компоненте).
- ARV341 Aliases (другие названия этого корпуса, выбираются по названию компонента из описания) в нашем случае одно. Может быть несколько или отсутствовать.
- **R_Array_50P125X200X95-8N** Footprint (название посадочного места) в нашем слу-



чае одно. Может быть несколько или вообще отсутствовать.

Особенности при создании посадочного места:

- При создании посадочного места следует определиться с технологий сборки платы. В нашем примере по умолчанию мы будем создавать корпуса, используя команду Tools/IPC Footprint Wizard с опцией Level B: Medium Density. В последней версии Altium Designer 6.7 появилась возможность автоматического создания всех корпусов проекта с помощью файла Excel с их параметрами (команда Tools/IPC Footprints Batch Generator). Это еще раз говорит в пользу создания и использования баз данных. Однако в данной статье мы не будем затрагивать эту проблему.
- 2. В посадочном месте рекомендуем сразу создавать Component Body для построения простых 3-мерных изображений, так как это существенно снижает вероятность ошибки наложения компонентов при размещении. Не стоит сразу заниматься поиском моделей 3-мерных изображений в библиотеках самого пакета Altium Designer 6.7 или на сайтах производителей. Естественно, они значительно лучше отображают вид компонента, однако отнимают очень много времени и нужны только для редких проектов, требующих и механического моделирования платы.
- В самом редакторе желательно переименовать некоторые слои, как показано на рис. 6, и назначить пары для следующих слоев:
 - Silkscreen Dimension схематическое изображение компонента для нанесения маркировки на плате (изображается с учетом запрета нанесения на места PAD). Слой TOP Overlay (парный слой Bottom Overlay).
 - Сourtyard Information схематическое изображение зоны запрета установки других элементов для возможности монтажа и демонтажа компонента. Для этого переименовываем пару слоев типа Mechanical в «TOP Courtyard» (Bottom Courtyard);
 - Assembly Information схематическое изображение компонента в масштабе 1:1 для оформления чертежей. Для этого переименовываем пару слоев типа Mechanical в TOP Assy (Bottom Assy);
 - Сотропенt Body Information слой для размещения элементов для построения примитивов 3-мерного изображения. Для этого переименовываем пару слоев типа Mechanical в TOP Component Body (Bottom Component Body).

mechanical Layers(m)	Color	Show	Enable	Single Layer Mode	Linked To Sheet
TOP Component Body		~	-		
TOP Assy		~	~		
TOP Courtyard		~	~		
I Liniu show enabled m	100 T 101 IIV	an Layon		L.0	thet u dita
Unly show enabled m	In				

Печатные платы





 И, наконец, не забудьте добавить библиотеки к существующему проекту либо перетаскиванием во встроенном браузере панели **Project**, либо идентично тому, как ранее добавляли любой файл.

Итак, создадим три посадочных места, необходимые для создания проекта печатной платы. На рис. 7 показан пример посадочного места для компонента резисторной сборки **R_Array_50P125X200X95-8N**. При формировании названия посадочного места был использован следующий принцип:

- **R_Array** название корпуса;
- 50Р шаг между выводами;

- 125X200X95 размеры корпуса;
- 8N число PAD и тип корпуса для установки на плату с плотностью NORMAL. На рисунке указано:
- 1. **Courtyard Information** (отступы со стороны пайки больше, чем просто со стороны, где отсутствуют PAD).
- 2. Рад посадочного места.
- 3. Два перпендикулярных отрезка для указания центра корпуса в слое **TOP Courtyard**.
- 4. Assembly Information.
- Silkscreen Dimension нанесен внутри корпуса и после его установки на плату виден не будет. Дополнительно нанесена буква

«R», для лучшей идентификации посадочного места на плате, так как точно такой же размер имеет и конденсаторная сборка.

6. Component Body Information.

Создание схемы

Схема у нас достаточна простая, и ее создание не должно вызвать особых проблем. Отразим в основном только те моменты, которые отличаются от описанных в предыдущей статье или не нашли там отражения.

- И так все компоненты имеют один параметр: L_DB=???. Сделаем его видимым. После этого нам легко будет его править и контролировать.
- При создании схемы для наших компонентов установим значение этого параметра равным значению ячейки столбца L_DB для строки листа базы, содержащей описание соответствующего компонента DB_TR01.XLS. На рис. 8 показан пример для компонента R1B (резисторная сборка в корпусе R_Array_ 50P125X200X95-8N с номиналом 220 Ом).
- Аналогичную операцию проделаем и для всех остальных компонентов: R2B—L_DB=«R02»; C1B, C2B—L_DB=«C01»; D1B—L_DB=«D01».
- 4. После ввода значений параметра **L_DB** делаем этот параметр неотображаемым на схеме.
- 5. Командой File/New/Library/DataBaseLibrary
- создадим ссылку на файл DB_TR01.XLS (рис. 9). При этом выполняем последовательно операции:
 - A.Выбираем тип базы данных для нашего проекта Select Database Type = Microsoft Excel.
 - Б. Указываем путь, где хранится наша база проекта (файл **DB_TR01.XLS**).
 - В. Нажимаем кнопку Connected.
- Г. В колонке **Table** появятся все листы из файла **DB_TR01.XLS**. Базу можно держать не только в одном листе, но и в нескольких, сгруппированных, например, отдельно для микросхем, отдельно для резисторов и т. д. В нашем случае это один общий лист **DB_TR01** для всех компонентов. И именно для него тогда и устанавливаем маркер **Enable**.
- Д. В поле Field Setting выберем имя столбца L_DB для базы данных (Database field) и имя параметра L_DB для компонентов проекта (Part parameter). Не обязательно синхронизировать по совпадающим именам столбца и соответствующего ему параметра, можно сопоставить и разные имена столбца и параметра.
- Е. С помощью команды Tools/Option вызовем окно свойств синхронизации с базой данных и установим свойства по умолчанию:
 - Update Values = Update если параметр существует для компонента проекта и есть идентичный столбец, то параметр в объекте обновить;
 - Add To Design = Do not add не добавлять новых параметров к проекту. (большинство параметров базы данных непосредственно в проекте не нужны);
 - Remove From Design = Do not remove не удалять параметры из проекта.

Технологии в электронной промышленности, № 5′2007

Training_01 Pot	Project Tools Window	Help	D:\INI\Altium\Pro} Training_01	SCHLIB	rai y 🔾 y 🕤	·			
Table			Use the D parameter matching.	atabase Links do names in your de or enter your own	cument to conne sign project. Eith where clause.	ect the fields in your of er select one key / p	database to parameter p	the air to use for	ì
fault Actions Symbo	& Model Search Paths				T				<u> </u>
Defended and			Sourceof	onnection	D				- N
Update Values	Update	~	Select E Microsoft E	atabase Type	Path Project\T	raining 01\Doc\DB	TR01.xls	Browse	1
Add To Design	Do not add	~	O Use Co	nection String	Store Pa	th Relative to Datab	ase Library		'
Remove From Design	Do not remove	~	1\Doc\DB	TR01.xls;Extend	ded Properties="1	Excel 8.0;HDR=Yes	IMEX=1"	Build	
synchronizing with the	E		Field Setting Single k Databas	e field L_DB	val. ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓	Part paramete		Options	
			Database Fiel	Design Param.	Update Val.	Add To Design	Visible 0	Remove From	
		OK Cancel	Vendor P/N	Vendor P/N	Default	Default		Default	
-			Nº No Note Chi	Nº Novecu	Default	Default		Default	- 1
		ж	ValueSCH	ValueSCH	Update	Add	2	Default	
			D Einld Mannin	Table Rouse	~ /			D CTOWN	M
				25 A Table Diows					



Ж. При выделенной строке с именем листа DB_TR01 справа внизу окна появится таблица со строками, соответствующими столбцам базы данных. На схему мы хотим добавить параметры Package (для удобства определения посадочного места), Marking (для последующей передачи данных в PCB и удобства создания вариаций монтажных схем), ValueSCH, NoteSCH и сделать видимыми ValueSCH и NoteSCH. Для них отдельно устанавливаем в соответствующей строке индивидуальные параметры синхронизации и значок отображения параметра на схеме.

6. Сохраним и закроем Traning_01.DbLink и перейдем на окно схемы. Командой Tools/ Update Parameters From Database вызовем окно синхронизации и введем новые параметры из базы данных. В будущем вы можете проводить синхронизацию компонентов только выбранных листов или выбранных компонентов. На рис 10 представлен вид окна и синхронизации и предложенных изменений параметров, где вы можете просмотреть и при необходимости исправить вносимые изменения.

7. Размешаем наши отображаемые параметры на схеме так, что их было удобно читать. На рис. 10 отмечен ввод из базы данных и отображение на схеме для компонента R1B двух параметров NoteSCH = «5%» и ValueSCH = «k22».

Настройка параметров проекта и его проверка

Итак, схема готова, настроим некоторые параметры проекта, которые отличаются от значений, установленных по умолчанию.

- На вкладке Project/Project Option: Option устанавливаем опцию Allow Port to Name Net, в этом случае нам не нужно присваивать имена цепям с помощью Net Name, что позволяет избежать дублирования идентичных имен на схеме.
- 2. Проводим проверку листа схемы командой Project/Compile Document Tr01Sh01.SCHDOC (рис 11а). Проверка выдает предупреждение, что Net Ref не имеет источника. Вызвано сообщение тем, что вход 4 микросхемы D1B имеет тип Input. Ошибка не критическая, но все же открываем свойства данного компонента, входим в режим редактирования свойств PIN и исправляет тип данного PIN с Input на Passive, а отображение PIN делаем как Analog Signal In (точно также как PIN № 3). После этого при повторной компиляции листа схемы предупреждение, связанное с этим PIN, исчезнет. Желательно это исправление внести и в библиотеку.
- 3. Проводим проверку проекта целиком командой Project/PCB Project Tr01Sh01.PrjPCB (рис. 11б). Проверка выдает шесть идентичных предупреждений. Ранее предупреждения не формировались, так как Port (а именно так произведен ввод имен цепей на листе схемы) имел свойство Output. При проверке проекта целиком в действительности указанные в предупреждениях Net не имеют источника сигнала, так как лист в этом проекте один и через Port к данному листу не подключена ни одна связь. Пока мы не будем обращать внимание на данные предупреждения и вернемся к этому вопросу позднее, при рассмотрении более сложных проектов, где данный лист схемы будет являться только частью общей схемы.

Создание макета печатной платы

Для нашего примера пока нет необходимости строить полный РСВ проект, так как схема не имеет самостоятельного применения. Однако мы полностью проведем создание всех подготовительных действий, так как на небольшом проекте это удобно продемонстрировать.

При создании первого проекта возьмем за основу модель четырехслойной платы прямоугольной формы размером 67×124,5 мм (именно этот размер будет в будущем у завершенного иерархического проекта).

 Командой Project/Add New to Project PCB добавляем новую PCB к нашему проекту и командой File/Save As сохраняем под именем Tr01PCB01.

48

Печатные платы

- α 🖬 Tr01Sh01.SchDoc * 🔁 Tr × 5500mil Y:6900mil Grid:100mil б Design Compiler SCH Help Instru A Training_01 PobLib
 Class
 Document
 Source
 Message

 [Error]
 17015h01.SchDoc
 Complex
 Net NeD18_8 contains floating input pins (Pin D18-8)

 [Error]
 17015h01.SchDoc
 Complex
 Net NeD18_9 contains floating input pins (Pin D18-9)

 [Error]
 17015h01.SchDoc
 Complex
 Net NeD18_13 contains floating input pins (Pin D18-13)

 [Error]
 17015h01.SchDoc
 Complex
 Net NetD18_13 contains floating input pins (Pin D18-13)

 [Error]
 17015h01.SchDoc
 Complex
 Net NetD18_12 contains floating input pins (Pin D18-17)

 [Error]
 17015h01.SchDoc
 Complex
 Net NetD18_12 contains floating input pins (Pin D18-17)

 [Error]
 17015h01.SchDoc
 Complex
 Net NetD18_12 contains floating input pins (Pin D18-17)

 [Error]
 17015h01.SchDoc
 Complex
 Net NetD18_12 contains floating input pins (Pin D18-17)
 Date 15.06.2007 15.06.2007 22:38:10 22:38:10 22:38:10 15.06.2007 3 13 22:38:10 22:38:10 22:38:10 22:38:10 Clkin/Xtal1 15.06.2007 4 DIN 15.06.2007 SELK Reset 2 917 Mark Le X:1000mil Y:8000mil Grid:100mil Рис. 11. Сообщение об ошибках при компиляции: а) листа схемы, б) проекта
- 2. С помощью команды Design/Board Option вызываем окно параметров РСВ-проекта и там устанавливаем:
 - Measurement Units = Metric для ведения всех измерений в миллиметрах.
 - Sheet Position максимальные размеры отображаемого поля. В нашем примере всю документацию будем оформлять на листе формата А4, поэтому указываем его размеры в соответствии с ГОСТ.
- Параметры всех сеток устанавливаем под свои требования.
- 3. Командой Design/Layer Stack Manager вызываем окно настойки параметров физических слоев будущей платы. К этому моменту мы должны определиться со структурой слоев, а также технологий при производстве платы толщиной фольги для каждого слоя и типом и толшиной межслойного заполнителя. Типовые варианты значений вы должны выяснить у производителя печатных плат. В данном примере будут отсутствовать слои типа Plane.
- А.Для добавления двух внутренних слоев нажимаем кнопку Add Layer и вводим название нового слоя.
- Б. Для всех слоев и межслойных заполнителей указываем их свойства (толщина для фольги, толщина и диэлектрическая проницаемость для заполнителя и защитного покрытия). Выбор толщин производим так, что бы общая толщина печатной платы для нашего проекта была равной примерно 1,5 мм.
- 4. Точно так же, как при создании посадочных мест, переименуем механические слои и образуем из них пары (рис. 12):
 - TOP Courtyard парный с Bottom Courtyard;
 - TOP Assy парный с Bottom Assy;
 - TOP Component Body парный с Bottom Component Body.
- 5. Переименуем еще три механических слоя в (рис. 12):
 - Board Outline слой внешнего контура печатной платы:



Signal Layers (S) Color for (T) Judo Top (T) Judo Top (T) Judo Top (T) Judo Bottom (2) Judo Bottom (2) Judo Bottom (B) Z Only show layers in layer str All On All Off Used On Mask Layers (A) Color fop Paste Judo Top Paste Judo Strategy (A) Ju	Show Mec Show	Internal Places () Chanical Layer Places () First Layer TOP Component TOP Component TOP Courtyard Add Add	P) airs Second II Bo Bottom Bottom Bottom Delete	Color d Layer Compor Assy Courtys Jucal P	Show ? × hert Bo yrd 'air Prop Cancel	Mechanical Layers(M) TOP Component Body Bottom Component Body Note Board Outline Template TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard	Color	Show V V V V V V V V V V	Enable V V V V V V V V V V V V V	Single	
Only show layers in layer str ido All Off Used On task Layers (A) Color op Paste	v Mec	First Layer P. First Layer TOP Componen TOP Assy TOP Courtyard Add	Second I Bo Bottom Bottom Delete OK OSCO CH	d Layer Compor Assy Courtya	rent Boy ard tair Prop	TOP Component Body Bottom Component Body Note Board Outline Template TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard	echanica				
Only show layers in layer sti Only show layers in layer sti I On All Off Used On ask Layers (A) Color Ip Paste	eck	First Layer First Layer TOP Componen TOP Assy TOP Courtyard Add	Second It Bo Bottom Bottom Detete OK	d Layer Compor Assy Courtya	rent Bo ard tair Prop	Bottom Component Body Note Board Outine Tensplate TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard	echanica				
Only show layers in layer str II On All Off Used On task Layers (A) Color	eck	First Layer TOP Component TOP Assy TOP Courtyard Add	Second H Bo Bottom Bottom Bottom Delete OK	d Layer Compor Assy Courtya	nent Boy yrd Pair Prop Cancel	Note Board Outline Template TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard Sottom Courtyard	echanica		Y Y Y Y		
Z Only show layers in layer str II On All Off Used On Mask Layers (A) Color	ack	First Layer TOP Componen TOP Assy TOP Courtyard Add	Second Bottom Bottom Delete OK	d Layer Compor Assy Courtya	hent Boy yrd hair Prop Cancel	Board Outline Template TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard	echanica		Y Y Y Y Y		
Only show layers in layer sti al On All Off Used On Mask Layers (A) Color op Paste	ack	TOP Componen TOP Assy TOP Courtyard Add	Delete	Compor Assy Courtya	hent Box ard hair Prop Cancel	Template TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard	echanica	N N N N N N N N N N N N N N N N N N N	> > > > >		
7 Only show layers in layer sti VI On All Off Used On fask Layers (A) Color op Paste	ack	TOP Assy TOP Courtyard	Bottom Bottom Delete OK	Assy Courtya	ard Yair Prop Cancel	TOP Assy Bottom Assy TOP Courtyard Bottom Courtyard	echanica	V V V	2 2 2		
Only show layers in layer str NI On All Off Used On Mask Layers (A) Color	ack	Add	Delete OK	Courtya	ard Pair Prop Cancel	Bottom Assy TOP Courtyard Bottom Courtyard	echanica		XX		
Z Only show layers in layer sti UI On All Off Used On Mask Layers (A) Color fop Paste	ack	Add	Delete OK	hical P	'air Prop	TOP Courtyard Bottom Courtyard	echanica		2		
Only show layers in layer stu M On All Off Used On Mask Layers (A) Color op Paste	ack	Add	Delete OK	lical P	Cancel	Bottom Courtyard	echanica		Y		
Z Only show layers in layer str MI On All Off Used On Hask Layers (A) Color Top Paste	ack	Menu [OK		Cancel	Only show enabled m	echanica	Lavers		1	
Only show layers in layer str UI On All Off Used On fask Layers (A) Color op Paste	show	Menu	OK OSCO ON		Cancel	Only show enabled m	echanica	Lavers		1	
All On All Off Used On Mask Layers (A) Color	Show		oscu on		Curroci	It only show enabled in	ochai iica			1.1	
All On All Off Used On Mask Layers (A) Color Top Paste	Show	aron aron	open en							L	ayer Pairs
Mask Layers (A) Color	Show	the second s				All On All Off Used On					
Top Paste	And and a local division of the local divisi	Other Layers (O))	Color	Show	System Colors (Y)				Color	Show
	~	Drill Guide			 Image: A start of the start of	Connections and From To	os				v
Bottom Paste	~	Keep-Out Layer				DRC Error Markers				1	•
fop Solder	~	Drill Drawing			•	Selections					
Bottom Solder	•	Multi-Layer			•	Visible Grid 1					
All On All Off Used On		All On All Off	Used On			Visible Grid 2					v
						Pad Holes					~
						Via Holes					4
						Highlight Color					
						Board Line Color					
						Board Area Color					
Silkscreen Layers (K) Color	Show					Sheet Line Color					
Top Overlay (E)						Sheet Area Color				1 1	
Bottom Overlay (R)	~					Workspace Start Color				8 B	
All On All Off Used On						Workspace End Color All On All Off Used Or	1				2
All On All Off	sed On	Selected On	Sglected C	лт	Clear		<u>D</u> efault C	Colors	DXP-2004	Colors	Classi <u>c</u> Colors

- Note слой, где поместим специализированные требования для производства плат и другую техническую информацию;
- Template слой для размещения рамки и общих текстовых надписей, необходимых для чертежей.
- 6. Отображение, цвет и другие настройки всех слоев настаиваем индивидуально (рис. 13).
- 7. На слое Template наносим рамку шаблона листа А4 и заполняем все поля рамки, которые будут иметь одинаковое значение для всех технических чертежей.
- 8. На слое Board Outline наносим прямоугольный контур платы.
- 9. Выделяем контур Board Outline и командой Design/Board Shape/Redefine Board Shape from selected objects выделяем цветом область размещения платы.
- 10. На слое Keep-Out Layer наносим прямоугольный контур внутри которого должны быть размещены как посадочные места, так и элеметры трасировки. В нашем случае он будет совпадать с контуром на слое Board Outline (мы не будем ограничивать область для размещения компонентов, дорожек и т. п. на плате).

49

Технологии в электронной промышленности, № 5'2007

- 11. На слое Note:
 - используя команду Place/Dimension/ Datum наносим размеры контура печатной платы;
 - в рамках листа A4 на свободном месте командой Tools/Layer Stackup Legend размещаем таблицу со сведениями о технологических слоях.
 - Под таблицей дополнительно наносим сведения:
 - a. Gerber Note Layer (.GNL), «.Layer_Name» (отобразится надпись «Note») — сведения о текущем слое и расширении в имени файла GERBER текущего слоя;
 - b. Gerber Board Outline (.GBO), «Board Outline» — сведения о расширении в имени файла GERBER для контура платы;
 - c. NC Drill (.TXT) сведения о расширении в имени файла для станка при сверловке отверстий (без разделения на металлизированные и не металлизированные отверстия);
 - d. NC Drill Plated (_-plated.TXT), NC Drill NoPlated (_-noplated.TXT) — сведения об окончании в имени файла для станка при сверловке отверстий (для металлизированных и не металлизированных отверстий, для некруглых отверстий);
 - е. аналогично, если в проекте присутствуют фрезерованные и другие специализированные отверстия.
- 12. На слое Drill Drawing располагаем текст Place/String = «.Legend» (вначале слова обязательно точка) непосредственно над платой. При формировании Drill Drawing специальными средствами на этом месте будет располагаться таблица сведений о параметрах и количестве отверстий в печатной плате. В зависимости от количества строк, таблица будет иметь неопределенную высоту, поэтому сверху от этой надписи должно быть зарезервировано место, и других надписей и обозначений в этой зоне располагать не рекомендуется.
- 13. Справа от платы расположим сверху вниз на соответствующем слое их название и расширение названия в файле GERBER, в этом случае названия будут нанесены прямо на GERBER и производителю будет легче ориентироваться в назначении конкретного фотошаблона:
 - .GTP «.Layer_Name» (отобразится как Тор Paste) — GERBER для изготовления шаблона нанесения пасты для пайки;
 - .GTO «.Layer_Name» (отобразится как Тор Overlay) — GERBER для изготовления шаблона нанесения надписей;
 - .GTS «.Layer_Name» (отобразится как Top Solder) — GERBER для нанесения защитной маски;
 - .GTL «.Layer_Name» (отобразится как Top) — GERBER верхнего слоя печатной платы;
 - .G1 «.Layer_Name» (отобразится как UndoTop) — GERBER первого внутреннего слоя печатной платы;
 - .G2 «.Layer_Name» (отобразится как UndoBottom) — GERBER второго внутреннего слоя печатной платы;

- .GBL «.Layer_Name» (отобразится как Bottom) — GERBER нижнего слоя печатной платы;
- .GBS «.Layer_Name» (отобразится как Bottom Solder) — GERBER для нанесения защитной маски;
- .GBO «.Layer_Name» (отобразится как Bottom Overlay) — GERBER для изготовления шаблона нанесения надписей;
- .GBP «.Layer_Name» (отобразится как Bottom Paste) — GERBER для изготовления шаблона нанесения пасты для пайки;
- 14. Стандарт IPC-7351(L) требует установки на печатной плате трех позиционных меток Global Fiducials с радиусом от 1 до 3 мм со стороны установки элементов (рис. 14). Данные метки могут использоваться в технологически целях. В дальнейшем мы будем ориентироваться на двухсторонний монтаж, поэтому нам нужно установить 3 метки на слое ТОР и 3 метки на слое Bottom, и сделать зону запрета трассировки и размещения элементов возле этих меток. Данные метки должны быть установлены после трассировки в свободных местах. Поэтому мы установим за пределами платы в левом нижнем углу заготовку такой метки, которую потом скопируем и разместим после трассировки платы в свободных местах.
 - Командой Place/Pad ставим в это место PAD и устанавливаем ему свойства: Designator=GF (аббревиатура от Global Fiducials); Layer=TOP; Net=NoNet; X-Size=Y-Size=1mm; Shape=Round.
 - Командой Place/FullCircle рисуем вокруг данного PAD на слое TOP круг с радиусом 2mm и устанавливаем ему свойства: Net=NoNet; KeepOut=True. Последний параметр означает, что данный круг будет отображаться на соответствующем слое, но не будет передаваться в GERBER.
 - Делаем копию данного PAD и круга, переводим копии в слой Bottom и совмещаем с PAD и кругом на слое TOP.
 - Выделяем совмещенные два PAD и два круга, вызываем щелчком правой кнопки мышки контекстное меню. Командой Unions/Create Union from selected objects

создаем Union. Теперь наш комплексный элемент из двух PAD и двух окружностей будет перемешаться как единое целое.

- 15. Наконец, поставим на печатную плату крепежные отверстия. Печатная плата должна крепиться к металлическому корпусу с помощью винтов с резьбой МЗ и через них должна и подключаться корпусная «земля». Крепежные отверстия должны быть не металлизированы, так как при вращении винта металлизация может быть оторвана от платы и PAD такого отверстия. Соединение металлизированного ободка на слоях произведем несколькими VIA, расположенными равномерно на ободке.
 - Командой Place/Pad располагаем PAD
 - и устанавливаем ему свойства:
 - a. Designator=M6-3.3;
 - b. Layer=Multi-Layer (сквозное отверстие);
 - c. X-Size=Y-Size=6mm (больше размера шайбы под винт);
 - d. Hole Size= 3.3mm (рекомендуемый размер для винта с резьбой М3);
 - e. Shape=Round;
 - f. Net=GndK (Pad должен быть подключен к корпусной «земле»);
 - g. Plated=False (не металлизированное отверстие).
 - Командой Place/Via располагаем четыре (или больше) переходных отверстия на ободке Pad.
 - Выделяем совмещенные PAD и все Via и создаем из них Union, как было описано в предыдущем пункте.
 - Устанавливаем Union в угол платы, копируем его и добавляем в оставшиеся углы платы.
 - Используя команду Place/Dimension/ Datum, наносим размеры контура печатной платы, включая и крепежные отверстия. После этого перемещаем наши Union на нужные координаты, Datum Dimension при этом будет отслеживать перемещения, постоянно отображая текущие расстояния.

Подготовка проекта платы завершена. Выделяем все элементы и устанавливаем опцию **Lock** для защиты от случайных переме-







щений. Результат представлен на рис. 15, где отмечено:

- 1. зона размещения Layer Stackup Legend;
- 2. зона размещения информации о дополнительных Gerber и NCDrill;
- 3. зона размещения информации ссылки на таблицу Drill Drawing (на рис. 15 сознательно опущена свободная зона между Layer Stackup Legend II Drawing);
- 4. Datum Dimension указание размеров контура платы;
- 5. зона размещения информации о расширении названий файлов Gerber и их названий;
- 6. KeepOut контур печатной платы и контур;
- 7. зона печатной платы:
- 8. заготовка одного Global Fiducial;
- 9. рамка по ГОСТ для формата А4;
- 10. крепежное отверстие.

Перед чем начать трассировку платы, создадим типовые классы и правила.

Создание классов для печатной платы

Перед созданием классов следует передать все объекты из схемы на РСВ. Для этого из РСВ проекта используем команду Design/Import Changes from Source Documents. Чтобы при будущей синхронизации схемы и РСВ-проекта, вновь добавленные классы не удалялись из проекта командой Design/Option: ECO Generator изменим правило для ЕСО-генератора как указано на рис 16.

Командой Design/Classes... открываем окно Object Class Explorer и далее:

- 1. Net Classes. Дополнительно к стандартному классу All Nets создадим еще два:
 - Power, куда включим Net (+3.3V, NetD1B);
 - GND, куда включим Net (Gnd, GndA, GndK).
- 2. Component Classes, Layer Classes. Новых классов создавать не будем.
- 3. PAD Classes:
 - PAD_GF для PAD, принадлежащих Global Fiducial (Free-GF);
- PAD_Mount для PAD, принадлежащих крепежным отверстиям (Free-M6-3.3).
- 4. Для оставшихся в списке типов новых классов создавать не будем.

Создание правил для печатной платы

Перед созданием правил определимся с классом печатной платы по ГОСТ 23751-86. На данный момент самым меньшим посадочным местом являются резисторные и конденсаторные сборки с шагом выводов 0,5 мм и шириной PAD 0,35 мм. Таким образом, расстояние между ними (зазор) равно 0,15 мм, что соответствует 4 классу. Поэтому на данный момент будем задавать все правила исходя из 4 класса печатной платы:

- минимальные зазоры между проводящими элементами — 0,15 мм;
- минимальная ширина дорожек 0,15 мм;

- гарантированный поясок для отверстий 0,05 мм;
- значение наименьшего диаметра металлизированного отверстия определим из расчета 1,5/4=3,75 мм и с учетом толщины металлизации, допустимых отклонений и номинального ряда диаметров сверла устанавливаем равным 0,5 мм.

Командой Design/Rule открываем окно PCB Rule and Constraints Editor и далее создаем правила, приведенные ниже (приоритет первого в списке для каждого правила самый высокий, последнего — самый низкий). Для задания или изменения приоритета правил внизу окна PCB Rule and Constraints Editor имеется кнопка Priorities...:

- 1. Electrical (правила приведены в порядке приоритетов от высшего к низшему):
 - Clearance (правило для зазоров).
 - а. Вводим новое правило с именем Clearance_PAD_ to_PAD для задания зазора (0,15 мм) между **РАD**;
 - Where the First object matches = (IsPAD);
 - Where the Second object matches = (IsPAD);
 - **Minimum Clearance** = 0.149 мм.
 - b. Вводим новое правило с именем Clearance_Power_to_GND для задания увеличенного зазора (0.25 мм) между сигналами класса Power и класса GND, где указываем:
 - · Where the First object matches = InNetClass('Power');
 - Where the Second object matches = InNetClass('GND');
 - Minimum Clearance = 0.25 мм.
 - с. Вводим новое правило с именем Clearance_Power_or_GND_to_All для задания зазора (0.2 мм) между сигналами классов Power и GND и остальными цепями, где указываем:
 - Where the First object matches = (InNetClass('Power') OR InNetClass('Gnd'));
 - Where the Second object matches = All; **Minimum Clearance** = 0.2 MM.
 - d. Для стандартного правила Clearance устанавливаем Minimum Clearance = 0.15 мм.
- 2. Routing (правила приведены в порядке приоритетов от высшего к низшему):
 - Width (правило ширины дорожек).
 - а. Вводим новое правило с именем GNDK: · Where the First object matches = InNet('GNDK') — только для указан
 - ной цепи; **Min Width** = 0.3 мм, — минимальная ширина;
 - Preferred Width = 1 мм, ширина по умолчанию;
 - Max Width = 3 мм, максимальная ширина.
 - b. Вводим новое правило с именем GND:
 - Where the First object matches = InNet('GNDK');
 - Min Width = 0.25 MM, Preferred Width = 1 MM, Max Width = 1.5 MM;



Технологии в электронной промышленности, № 5′2007

		and the second sec			a start st		
Electrical	T AcuteAngle	1		Acute Angle	Manufacturing	AI - AI	Min = 90.000
Clearance	Clearance	4	2	Clearance	Electrical	Al - Al	Clearance = 0.15mm
- T Clearance_PAD_to_PAD	Clearance PAD to PAD	1	1	Clearance	Electrical	ftsPadt + ftsPadt	Clearance = 0.149mm
- Clearance_Power_ to_GND	Clearance Power to GND	2	1	Clearance	Electrical	InNeiClass Power1	Clearance = 0.25mm
- Clearance_Power_or_GND_to_All	The Cleanance Power or GND to All	2	1	Clearance	Electrical	BeNelClass(Power) 08	Clearance = 0.2mm
- T Desiance	Component Clemence	1	2	Component Classance	Placement	AL AL	Classesce a Dom. Checking Mode, Duick
E T Shot-Circuit	+ DiRvieRector	1	븕	Differential Pairs Reation	Roden	44	Post Gan = 0.25 from Min Gan = 0.25 from Max Gan = 0.25 from
E T Un Bouted Net	T Examp DCA	1 1		Easter Cantal	Redes	LADCA	Chile Auto Distation Alternationale and Outline Code - 0.025mm
- The UniConnected Pin	Starting Courses	-	-	Fanout Control	Reden	10000	Signe - Auto Direction - Anemating in and Out Via Unit = 0.020mm
To Routing		9	-	Fanou Conto	Routing	14.00	Sigle Auto Direction Alternating in and Out Visibility Cold
亲	as Fanou LLL	2	8	Fanout Control	Houting	ISUCC	Style - Auto Direction - Attennating In and Out Via blid + 0.025mm
- 🖧 GNDK	== Fanour, Small	4	5	Fanout Control	Houting	(CompPanCount < 5)	Style - Auto Direction - Out Then In Via Grid = 0.025mm
- 2- Power	ST Fanoul_SOIC	3	2	Fanout Control	Routing	1#SOIC	Style - Auto Direction - Alternating In and Out Via Grid = 0.025mm
	55 GND	3	2	Widh	Routing	InNetClass("GND")	Ptef Width = 1mm Min Width = 0.15mm Max Width = 1.5mm
e widh	i⇒ GNDK	1	2	Width	Routing	InNet('GNDK')	Pref Width = 1mm Min Width = 0.15mm Max Width = 3mm
E 35 Routing Topology	I Height	1	2	Height	Placement	Al	Pref Height = 12.7mm Min Height = 0mm Max Height = 25.4mm
🕀 🖧 Routing Priority	T HoleSize	2		Hole Size	Manufacturing	Al	Min = 0.5mm Max = 2mm
Routing Layers	P HoleSizeMount	1	•	Hole Size	Manufacturing	[InPadClass[PAD_Mount]]	Min = 2mm Max = 6.5mm
Routing Corners	TavelPara	1	1	Laver Pairs	Manufacturing	Al	Laver Pairs - Enforce
😑 🚑 Routing Via Style	MinimumAnnula/Ring HoleSize < 0.	1	2	Minimum Annular Ring	Manufacturing	HoleSize < 0.7	Min = 0.05mm
RoutingViac_Power_or_GND	Minimum/annula/Ring HoleSize >= 0	12	1	Minimum Annular Bing	Manufacturing	HoleSize >= 0.7	Min = 0.15mm
	ParteMarkEvnanting	1	1	Pasta Mark Europeine	Matk	45	Extransion + Onto
E - Fanout Control	Place Clearance	1	1	Power Place Clearance	Plane	44	Clearance = 0.528mm
Differential Pairs Routing	El PlaneConnect	1	2	Power Plane Connect S	Flana	48	Stels - Reiel Connect Expansion = 0.508mm Julidh = 0.254mm 0
ID- SMT	Patrone Connect	1 - I	岩	Robusse Connect State	Flane	48	Style Relat Connect (Lighth = 0.264mm, Annie = 90) # Entries = 4
E - SMD To Corner	Poppincorrect	-		Poppon comeorage	Dudin	Laboration of the second	Supervises correct wash outside ange to a crises to
SMDToConer	Jan Power	1	94	wan	Houting	Intred accil howers	Prer width - U.Smin Hen width - U.Smin Max width - Him
- III- SMD To Plane	HoulingLoinms	1	5	Houling Comes	Houling	A	Style 45 Degree Min Selback = 2.54mm Max Selback = 2.54mm
E - SMD Neck-Down	+5 RoutingLayers	1		Routing Layers	Routing	Al	TopLayer + Enabled MidLayer1 + Enabled MidLayer2 + Enabled Bottom
- SMDNeckDown	HoulingPriority			Routing Paority	Houring	All	Phonty = 0
I Mask	35 RoutingTopology	1	4	Routing Topology	Routing	Al	Topology - Shortest
Plane	35 Routing/vies	2	2	Routing Via Style	Routing	Al	Pref Size = 0.8mm Pref Hole Size = 0.5mm
V Testpoint	A Routing//as_Power_or_GND	1		Routing Via Style	Routing	(InNetClass(Power) OR	Pref Size = 1mm Pref Hole Size = 0.7mm
T Manufacturing	T ShortCircuit	1	2	Short-Cecuit	Electrical	AB + AB	Short Circuit - Not Allowed
🖯 🎔 Minimum Annulai Ring	SMDNeckDown	1	2	SMD Neck-Down	SMT	(Pad/Size_AlLayers >=	Percent = 50%
->>> MinimumAnnularRing_HoleSize < 0.7	- SMDToComer	1	2	SMD To Corner	SMT	Al	Distance = 0.2mm
- MinimumAnnula/Ring_HoleSize >= 0.7	SoldeMarkExpansion	1	1	Solder Mask Expansion	Mask	Al	Expansion = 0.102mm
R >>> Acute Angle	Testpoint	1	2	Testopist Style	Testroint	Al	Under Comp - Allow Sides - Top Bottom Top Th Bottom Th Part
	TestPoint Isana	1	N.	Testocist IIIsana	Taitcoid	44	Testsoirt - Received Midde - Not Allowed
😑 🍞 Hole Size	THE TRUESMON	1 I	5	Room Definition	Fiscanad	Information Thursday Tolla	Pasisa (EQ) = (17) Imm Olman (20 Jam (Smar)) Shia (Kaas Inside
- >> HoleSizeMount	The second secon	<u>i</u>	-		Clubber 1	10 Incomposition and and a first an	integration) - (in control particle and a single reaction and
- WhiteSize	6. Demousement		8	Uninvolled Net	Electrical	10	[NO ADDURU]
E T Layer Pairs	++ Width	4	2	width	Houing	Al	Piet Width = 0.2mm Min Width = 0.15mm Max Width = 0.25mm
High Speed							
I Placement							
It- Signal Integrity	c					· · · · · · · · · · · · · · · · · · ·	

Puc. 17. PCB Rules and Costraints Editor



Рис. 18. PCB Rules and Costraints Editor

- с. Вводим новое правило с именем Power:
 - Where the First object matches = InNetClass('Power');
 - Min Width = 0.25 MM, Preferred Width = 0.5 MM, Max Width = 1 MM;
- d. Для стандартного правила с именем Width:
 - Where the First object matches = All; **Min Width** = 0.15 MM,
 - Preferred Width = 0.2 MM, **Max Width** = 0.25 MM.
- Routing Via Style (правила для переходных отверстий).
 - а. Вводим новое правило с именем RoutingVias_Power_or_GND для раз-

водки земли и шин питания с увеличенными переходными отверстиями:

- Where the First object matches = (InNetClass('Power') OR InNetClass('Gnd'));
- Via/Hole Diameter Min = 0.7/0.5 MM, **Preferred** = 1/0.7 MM, Max = 1.5/1 MM;
- b. Для стандартного правила с именем RoutingVias;
 - Where the First object matches = All;
 - Via/Hole Diameter: Min= 0.7/0.5 MM;
 - Preferred= 0.8/0.5 мм, Max= 0.9/0.5 мм.
- 3. SMT (правила для компонентов поверхностного монтажа):
 - SMDToCorner (расстояние до первого излома). Where the First object matches = All,

Distance= 0.2 мм — так, что бы первый излом начинался уже по маской.

- SMDNeckDown (подвод к SMD PAD с опцией сужения дорожки).
 - Where the First object matches = ((PadYSize_AllLayers >= PadXSize_AllLayers) And (PadXSize_AllLayers > 0.6)) Or ((PadXSize_AllLayers >= PadYSize AllLayers) And (PadYSize_AllLayers > 0.6));
 - Neck=Down=51% (сужение для всех РАД, один из размеров которого больше 0.6 мм).
- 4. Manufacturing (технологические правила): MinimumAnnularRing (гарантированная ширина ободка):
 - a. MinimumAnnularRing_HoleSize < 0.7, Minimum Annular Ring = 0.05 mm (для переходных отверстий);
 - b. MinimumAnnularRing_HoleSize >= 0.7, Minimum Annular Ring = 0.15 mm (для относительно больших отверстий).
 - Acute Angle (значение острого угла при между дорожками)
 - a. AcuteAngle, Minimum Angle = 90 (3aпрет острых углов).
 - Hole Size (диапазон значений диаметра отверстия)
 - a. HoleSizeMount (для монтажных отверстий);
 - Where the First object matches = (InPadClass('PAD Mount'));
 - Measurement method = absolute;
 - Minimum = 2 mm; Maximum = 6.5 mm.
 - b. HoleSize (для всех отверстий);
 - Where the First object matches = All;
 - Measurement method = absolute;
 - Minimum = 0.5 mm; Maximum = 2 mm.

5. Placement (правила для размещения компонентов):

- ComponentClearance (расстояние между компонентами).
 - Where the First object matches = All;
 - Where the Second object matches = All; Check Mode = Quick Check — (формально по наибольшим размерам, что соответствует контуру на слоях Courtyard;
 - Minimum Horizontal Gap=0 mm.

На этих правилах остановимся, их список представлен на рис. 17.

Размещение и разводка

При импорте из схем командой Design/ Import Changes from Source Documents BCe элементы располагаются справа (рис. 18) от печатной платы и формируется Room (в нашем случае Tr01Sh01 или по имени листа схемы). На рисунке Room показано выделение Room и его свойства.

«Перетащим» их на поле печатной платы, при этом компоненты переместятся вместе с Room. Выделив Room, зададим ей нужный размер, передвигая белые квадратики в углах Room и в середине сторон (рис. 19). Если нужно задать более сложную форму Room используйте команду Design/Rooms/Move Polygonal Room Vertices. При этом белые квадратики в углах можно передвинуть в любое относи-

Печатные платы



Рис. 19. Результат автоматической и интерактивной трассировки Room

тельное место, а белые квадратики на сторонах **Room** добавляют новый угол (**Vertice**) **Room**.

Командой Design/Component Placement/ Arrange Components Within Room поместим все компоненты внутри Room. При написании правил мы практически полностью пропустили раздел **Placement**, поэтому запуск авторасстановщика командой **Design/Component Placement/Auto Placer** не даст хороших результатов, но пять компонентов легче, а главное, проще и быстрее расположить вручную, чем писать сложные правила расстановки. Расположим компоненты вручную внутри Room и при необходимости корректируем его форму.

При выделенной **Room** через контекстное меню командой **Room** Action/Autorotation **Room** производим автотрассирование **Room**. Результат представлен на рис. 19 слева и нас не устраивает. Действительно мы всерьез не занимались правилами для автотрассирования и поэтому получили такой результат. Нас он не удовлетворяет и рядом на рис. 19 справа представлен результат интерактивной трассировки печатной платы. Как видно из рис. 19, пришлось увеличить расстояние между посадочными местами и использовать дополнительный слой.

В данном примере осталось около 10 связей, которые подключены только к одному **PAD** и одна не разведенная связь **GNDK**, которую, впрочем, мы и не пытались развести, так как она находится и за пределами **Room** (крепежные отверстия).

На этом рассмотрение первого примера завершим. В следующем примере рассмотрим пример реализации 8- и 16-канальных АЦП на основе данной схемы.

Продолжение следует

Литература

1. Пранович В. Система проектирования Altium Designer 6 // Технологии в электронной промышленности. 2006. № 5, 6. 2007. № 2.