

Система проектирования печатных плат Zuken CR-5000

Японская компания Zuken, ведущий производитель программного обеспечения для проектирования печатных плат, вышла на российский рынок менее года назад. Ранее мы уже писали о системе CADSTAR, предназначенной для работы с проектами среднего уровня сложности. Но главной отличительной особенностью линейки продуктов Zuken является возможность наращивания мощности рабочих мест разработчиков с сохранением существующего на предприятии потока проектирования благодаря внедрению пакета CR-5000.

Система CR-5000 производства компании Zuken представляет собой мощное решение для разработки высокоплотных и высокоскоростных печатных плат, а также корпусов многовыводных микросхем и многокристальных модулей. Программа включает полный набор инструментов разработки и верификации принципиальных схем; проектирования топологий многослойных плат, включая собственные автоматические средства размещения компонентов и трассировки проводников, анализа электромагнитной совместимости и тепловых процессов; подготовки производства и управления базами данных электронных компонентов.

ПРОГРАММА SYSTEM DESIGNER — ВВОД ПРОЕКТОВ

Программа System Designer предназначена для схемотехнического ввода проектов и является составной частью пакета CR-5000 — инструмента разработки современных электронных продуктов. Она поддерживает широкий набор средств ввода графической и текстовой информации, позволяет обрабатывать цифровые, аналоговые и смешанные сигналы как на системном уровне, так и на уровне печатной платы. Инструмент тесно интегрирован со средствами синтеза, моделирования, анализа задержек и обеспечивает проверку и устранение ошибок на протяжении всего процесса проектирования. Методология ввода была разработана для сокращения времени проектирования, снижения стоимости продукта и повышения его качества. Программа имеет модульную структуру, что позволяет оптимизировать ее конфигурацию по стоимости с учетом максимального удовлетворения запросов пользователей.

В программе System Designer имеются возможности многовариантного

проектирования, что позволяет эффективно использовать различные варианты одного и того же проекта. Утилита управления вариантами Design Variation Manager контролирует устанавливаемые и не устанавливаемые устройства, которые могут быть выделены цветом, пунктиром или вообще скрыты. Она автоматически управляет отображением связей, подходящих к компонентам, используемым в разных вариантах, также изменяет атрибуты, значения и коды в зависимости от выбранного варианта.

Использование модуля предварительного планирования топологии Floor Planner позволяет задать на схеме в редакторе System Designer группы компонентов, первичные данные об их размещении и основные требования к проводникам цепей.

Модуль Document Data Generator позволяет преобразовать разработанные схемы в стандартные издательские форматы. Вывод в формате DXF позволяет использовать данные в системе AutoCAD, а в формате EPS — в пакете Adobe Illustrator. После преобразования сохраняется разграничение между выводом информации на плоттере и принтере, а также структура данных и их отношения.

Все крупные системы проектирования поддерживают обмен данными в формате EDIF. Встроенный в программу System Designer конвертер позволяет учесть различия между различными системами проектирования схем и распознает выражения, специфичные для формата EDIF200. Если в редакторе System Designer использовались данные из библиотеки компонентов, то после экспорта их целостность сохраняется, что позволяет работать с ними в программах компании Mentor Graphics и в более ранних системах компании Innoveda. Наличие средств ввод/вывода файлов стандартного формата ASCII дает воз-

можность разрабатывать интерфейсы обмена с любыми другими инструментами проектирования, не поддерживающими стандарт EDIF.

Поддержка тестирования схем по технологии JTAG с помощью модуля Boundary Scan Adviser дает возможность получать тестовые данные на более ранних этапах проектирования, по сравнению с традиционными методологиями JTAG-тестирования. JTAG-цепи и квазиJTAG-цепи, которые связывают JTAG- и неJTAG-компоненты, могут быть выделены разными цветами, а суммарная доля элементов каждого типа во всем проекте может быть отображена с специальным отчете. Модуль создает специальный список соединений в формате JTAG, который автоматически пропускает резисторы, перемычки и кластеры в JTAG-цепях.

Программа System Designer пакета CR-5000 может быть подключена к системе проектирования СВЧ-устройств ADS компании Agilent Technologies, для проектирования высококачественных плат, содержащих как низкочастотные схемы обработки сигналов, так и высокочастотные тракты. Компоненты выбираются из базы данных CR-5000, что позволяет обеспечить целостность информации, и в дальнейшем информация о них передается из System Designer в ADS. Благодаря двунаправленности интерфейса, имеется возможность выполнять обратную аннотацию изменений в проекте, сделанных в программе ADS/Schematic, в оригинальную схему в System Designer.

Программа Analog Designer представляет собой среду аналогового моделирования в редакторе System Designer (рис. 1). Она проста в использовании и обеспечивает подготовку данных для моделирования в программах моделирования на базе алгоритма SPICE2G6, а также отображать и использовать те-

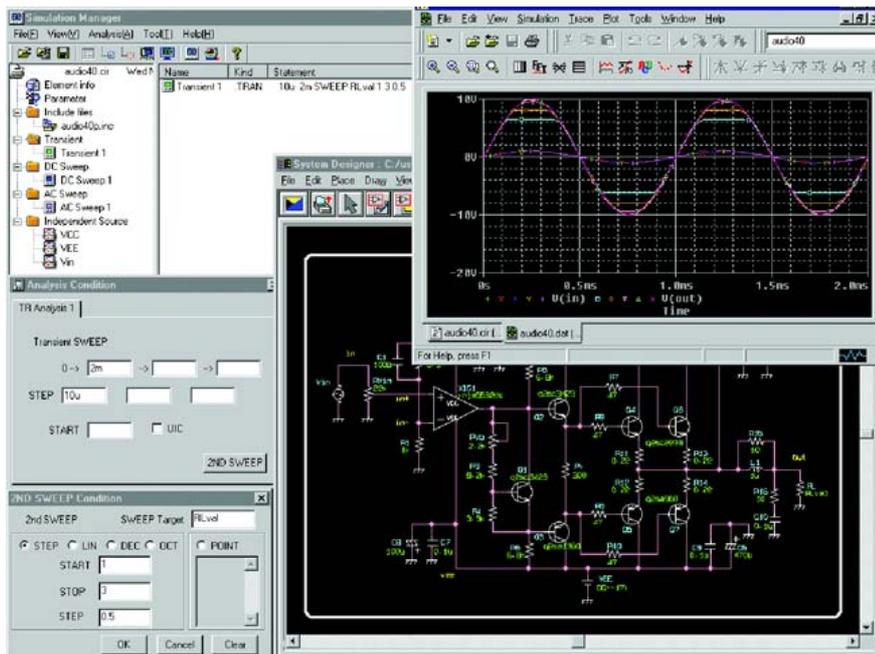


Рисунок 1 Моделирование аналоговых схем в программе Analog Designer

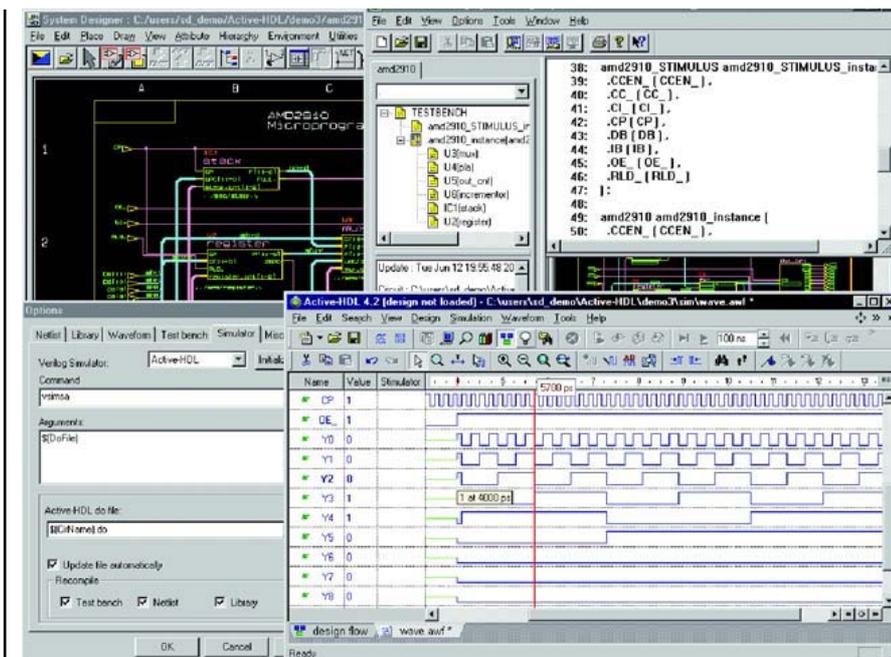


Рисунок 2 Совместная работа редактора System Designer и системы проектирования цифровых устройств Active-HDL

стовые сигналы, полученные из измерительного оборудования через программы HP VEE и LabView.

Модуль Analog Designer повышает гибкость процесса проектирования с помощью различных утилит, ссылок, RLC постоянных и т.д. Стандартными его элементами является редактор таблиц выводов элементов, автоматический поиск и обновление модели, генерация списка соединений, менеджер процесса моделирования, окно отображения напряжения рабочей точки для моделей Star-

HSpice и PSpice. Библиотека включает в себя более 4000 моделей дискретных компонентов и интегральных схем.

Программа HDL Designer позволяет генерировать из схем, полученных в графической среде проектирования System Designer, описания на языках высокого уровня VHDL или Verilog-HDL. Помимо создания списка соединений HDL Designer автоматически генерирует HDL-шаблоны входных сигналов, а также тестовые последовательности и коммутацию. Входные тестовые сигналы

подгружаются из внешних файлов, которые легко изменить или переименовать. Контрольные файлы для последовательных запусков моделирования создаются автоматически. Рекомендуемые языковые среды проектирования: Active-HDL (осуществляет интеграцию со средствами FPGA), ModelSim, Polaris и Synplify/Synplify Pro (рис. 2).

Данные о компонентах и их параметры могут быть легко отредактированы в специальном редакторе электронных таблиц, учитывающем иерархическую структуру проекта. Доступ к базе данных компонентов в режиме реального времени позволяет быстро находить и извлекать компоненты, а выполнять их поиск по сложным запросам. Функции редактирования включают в себя сортировку, копирование, вставку компонентов и параметров, а также преобразование текстовых строк. Редактирование параметров компонентов возможно при многовариантном проектировании, причем для каждого варианта проекта создаются отдельные файлы списков. Имеется возможность импорта и экспорта данных в формате CSV.

Параметры цепей редактируются аналогичным образом. Условия проектирования, ограничения трассировки, комментарии могут быть легко отредактированы непосредственно на схеме. Имеется возможность табличного редактирования параметров выводов, причем можно выбрать как все выводы определенного компонента, так и все выводы, соединенные с данной цепью.

Модуль генерации списков соединений позволяет выполнять любые манипуляции с данными, представленными в виде принципиальных схем и экспортировать их в произвольном стиле, описанном относительно простым описанием. Форматы списков соединений могут быть определены для всех типов программ моделирования и проектирования печатных плат третьих фирм. Также имеется возможность получить перечни используемых материалов (BOM). Имеющиеся в программе System Designer шаблоны поддерживают следующие форматы: Board Designer NDF, RUF (все типы); PWS CCF, ECF, GNF; VISULA/CADSTAR RINF; EDIF200; список соединений для Artix; BOM; SPICE; Verilog-HDL.

Модуль вывода результатов проектирования на печать позволяет выполнять распечатки листов, схем, отдельных иерархических уровней и целых проектов как в одиночном, так и пакетном режиме с автоматическим добавлением информации о времени и дате, име-

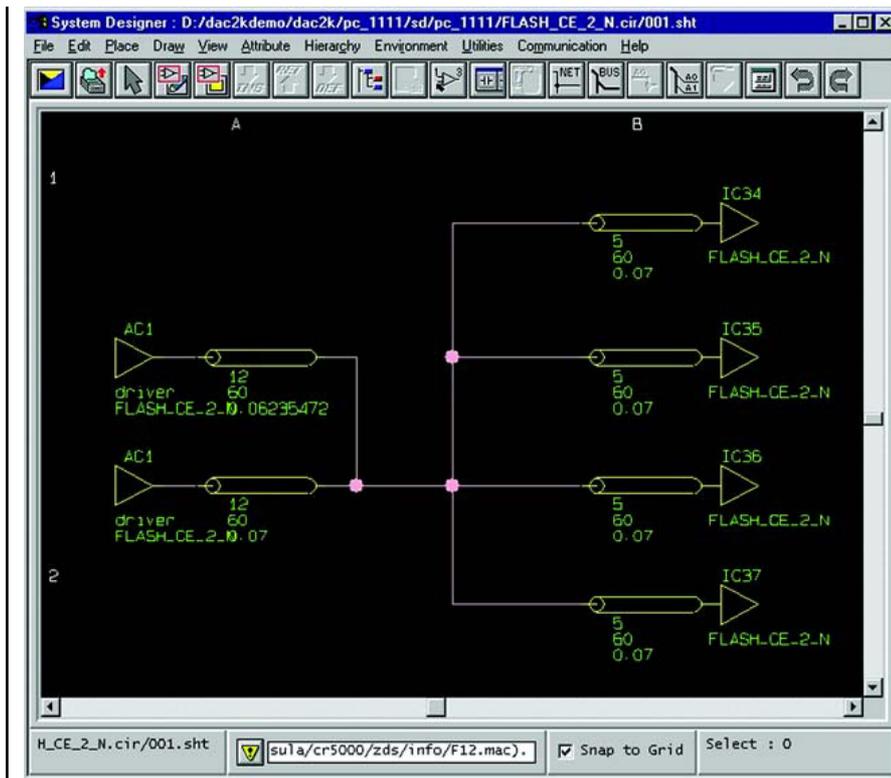


Рисунок 3 Анализ топологии цепи в редакторе System Designer

ни разработчика, уровне иерархии и названии страницы. Поддерживается широкий спектр форматов вывода на печать, включая HP-GL, HP-GL/2 и PostScript. Высококачественные распечатки схем могут быть получены на стандартных устройствах печати, установленных в операционной системе Windows, без специальных преобразований.

Простая в использовании, но чрезвычайно полезная программа Circuit Adviser предназначена для выполнения проверок схемы на основе информации о цепях и примененных компонентах. Установив в цепи напряжение как расчетную величину, можно выполнить проверку основных электрических характеристик и легко идентифицировать обнаруженную ошибку. Поскольку в программе не используется настоящая программа моделирования, не требуется специальных знаний для использования этого инструмента.

В зависимости от назначения конечного продукта для проверки могут быть назначены специальные наборы правил. Контролируемые элементы могут быть выбраны по имени или по типу выполняемой ими функции, а также с помощью специального атрибута — «идентификатора проверки». В проверках могут использоваться значения напряжений рабочих точек, полученные при моделировании схемы в программе Analog

Designer, а также заданные непосредственно напряжения. Для больших схем возможно проведение проверок отдельных их частей непосредственно в процессе проектирования.

Специальный модуль контроля версий проектируемых схем позволяет находить различия между схемами до и после модификации. Полученные в ходе анализа результаты могут быть отображены непосредственно на принципиальной схеме.

Использование программы System Designer достигает максимальной эффективности при вертикальной интеграции со штатным редактором печатных плат Board Designer пакета CR-5000. Здесь используется аналогичный менеджер файлов, а единая база данных обеспечивает двунаправленную интеграцию программ. Тем не менее, возможно использование редактора System Designer совместно с более дешевым редактором печатных плат системы CADSTAR.

Атрибуты компонентов и цепей, связанные с решением проблем электромагнитной совместимости и заданные в редакторе System Designer, автоматически переносятся в редактор плат Board Designer. При использовании совместно с System Designer программы Hot-Stage имеется возможность редактировать топологические топологии непосредственно из редактора схем. Про-

грамма System Designer плотно интегрирована с модулем Floor Planner, предлагающим набор автоматических и полуавтоматических инструментов, позволяющих начинать проектирование платы без определения полного списка компонентов.

Поддерживается разбивка проекта на части и параллельное проектирование, а также повторное проектирование с совместным использованием интегрированных данных о схеме и плате. В случае, когда разработка схемы и платы ведется параллельно, специальный механизм следит, чтобы объем данных для обратной аннотации в пакет System Designer был минимальным. Дополнительный модуль Components Manager обеспечивает унифицированное управление информацией о компонентах. Тестовые данные также могут быть аннотированы обратно в редактор схем.

Интеграция с программой Hot-Stage Scenario позволяет проводить эксперименты с использованием различных вариантов на уровне проектирования схемы и выполнять моделирование линий передач, редактирование топологий цепей и задание ограничений для программы Floor Planner (рис. 3). Оптимизированные топологии цепей, а также наборы параметров отдельных участков цепей могут быть сохранены в библиотеках для повторного использования. Управление ограничениями выполняется в модуле Constraint Manager в виде электронной таблицы, что дает возможность легко отсортировать и компоненты по типу. Законченная топология цепи может быть экспортирована в виде файла правил, который после импорта в программу Board Designer преобразуется в набор топологических правил проектирования, согласно которым выполняется трассировка проводников.

При анализе топологии цепи модуль электромагнитного моделирования учитывает материалы из стека слоев и форму линий передачи, что позволяет правильно рассчитать характеристическое сопротивление и задержки. Модуль не ограничен текстовым вводом и позволяет проверять параметры геометрических примитивов сразу после их прорисовки. Имеется возможность задавать специальные наборы ограничений на форму сигналов, нарушения которых будут выявлены в процессе работы с программой Hot-Stage Scenario.

Многочисленные проверки DRC и ERC, а также автоматические проверки при сохранении файла схемы включают в себя контроль правильности на-

значения позиционных обозначений и имен цепей, а также поиск замыканий цепей на землю или питание. Информация о найденных ошибках и потерянных параметрах сохраняется в отчете, поддерживающем функцию горячей связи с редактором схем.

Программа System Designer дает возможность разработчикам создавать сколь угодно сложные иерархические структуры с многократными вложениями. По описаниям выводов с помощью модуля Component Designer могут быть сформированы многовыводные символы, которым в дальнейшем будут назначены подчиненные листы схем. И наоборот, из существующих схем или их отдельных частей могут быть сформированы символы, которые в дальнейшем будут использоваться как иерархические блоки.

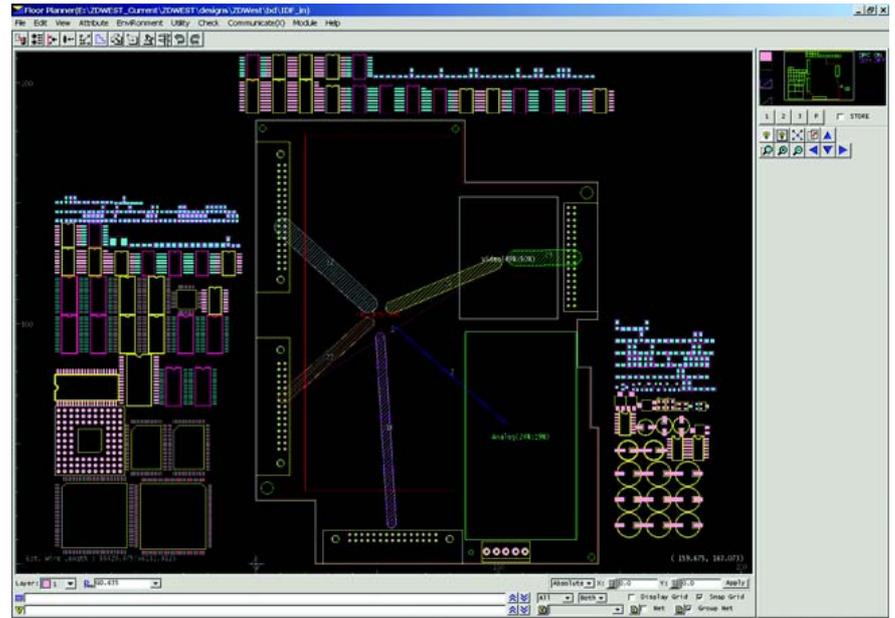


Рисунок 4 Первичное планирование топологии в программе Floor Planning на основе информации из редактора схем

BOARD DESIGNER — РЕДАКТОР ПЕЧАТНЫХ ПЛАТ

Редактор Board Designer пакета CR-5000 компании Zuken предоставляет пользователю полный набор инструментов от планирования общей топологической структуры до размещения компонентов, трассировки проводников, анализа топологии и подготовки ее к производству. Редактор Board Designer соединяет в себе функциональность профессионального инструмента, простоту использования и может работать на платформах Unix и Windows.

С помощью модуля Floor Planning можно спланировать общую топологическую структуру отдельных или групп компонентов, с учетом стороны печатной платы, на которой они размещаются (рис. 4). Эта информация, а также информация о компонентах и цепях напрямую связана с описанием проекта в редакторе схем System Designer.

Процедура трассировки значительно облегчается благодаря автоматическому выполнению ряда операций: генерации областей металлизации, дуговых закруглений проводников, слияния геометрических примитивов, принадлежащих одной цепи. Контроль правил проектирования (DRC) в режиме реального времени обеспечивает соблюдение необходимых зазоров между элементами цепей на сигнальных слоях, формирование рисунка на слоях питания и заземления, а также на несигнальных технологических слоях масок и шелкографии (рис. 5).

Функция поиска пути трассировки автоматически анализирует области

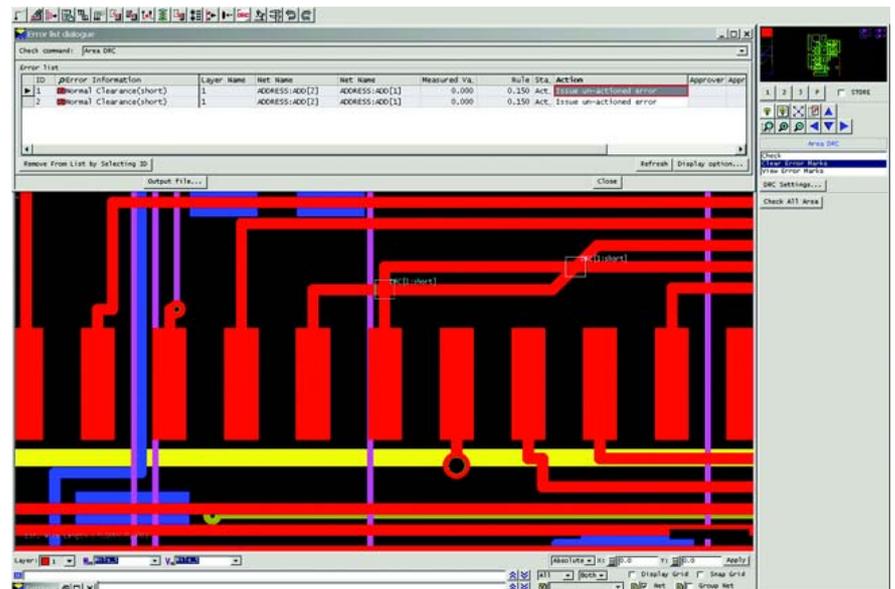


Рисунок 5 Автоматический контроль правил проектирования (DRC) позволяет повысить качество трассировки

топологии, по которым был проведен указатель мыши, и прокладывает проводник оптимальным образом. Редактирование проводника по типу "резиновых" связей можно выполнять без выполнения щелчка мышью на узлах или сегментах проводников.

Функции автоматической группировки цепей, составляющих шины, значительно упрощают прокладку упорядоченных групп проводников. Информация о положении компонентов и сегментов проводников может быть автоматически скопирована для повторного использования при обработке идентичных блоков и участков схемы.

При перемещении отдельных или групп компонентов редактор автоматически анализирует предполагаемую длину связей и подсказывает оптимальную позицию размещения. Поддерживается расталкивание компонентов с автоматической регенерацией связей.

Существует возможность группировки компонентов, создания для них групповой области размещения и ее дальнейшей обработки: размещения, трассировки, контроля DRC.

Все параметры цепей и компонентов, полученные из редактора схем, могут быть просмотрены и, при необходимости, отредактированы в специальном диалоговом окне. Кроме того, ограни-

чения на минимальную и максимальную длину проводника отображаются на экране непосредственно в процессе его редактирования.

Плотность размещения проводников оценивается и отображается в режиме реального времени непосредственно при прокладке проводников сразу после размещения компонентов. Длины путей возможного обхода могут быть определены с учетом расположения "виртуальных" цепей в случае, когда трассировка этих цепей уже закончена. Автоматический пересчет плотности трассировки выполняется и при перемещении компонентов.

Даже если блокировочные конденсаторы изначально отсутствовали на принципиальной схеме, они могут быть автоматически добавлены в непосредственной близости к выводам соответствующих микросхем. Автоматическая генерация также может быть проведена для областей металлизации, экранов вокруг проводников, элементов упрочения конструкции для пропускания больших токов, массивов переходных отверстий для снижения паразитного сопротивления и индуктивности межслойных переходов и т.д. Возможна точная установка параметров, описывающих величину дуг закругления, размеры и форму стрингеров у контактных площадок компонентов.

Топологические данные в форматах Gerber, HP-GL, HP-GL/2 могут быть получены и просмотрены в интерактивном режиме в любой момент работы над проектом.

Возможность разделения проекта печатной платы на логически завершенные области позволяет разбить проект на части с сохранением информации о связности и обеспечить одновременную работу над ними в группе из нескольких разработчиков. При этом проект остается единым и цельным, и его целостность контролируется непрерывно в процессе работы. Поддерживается разбиение проекта в режиме копирования. Иерархические связи между частями проекта после разбиения отражаются в менеджере файлов. Средства мониторинга позволяют просматривать файлы, открытые в данный момент другими разработчиками. Во время разбиения могут быть созданы виртуальные соединители, которые указывают точки соединения отдельных частей между собой. При последующем слиянии проекта есть возможность задания большого набора различных опций, относящихся, например, к перезаливке областей металлизации, интеграции слоев и т.д.

Модуль EMC Adviser позволяет оптимизировать параметры, связанные с обеспечением целостности сигналов и электромагнитной совместимости в проектах высокоскоростных печатных плат. Для определения места несоответствия требованиям электромагнитной совместимости используется специальный набор правил, а также высокопроизводительная программа анализа. Часть правил может быть задана в процессе разработки схемы в редакторе System Designer. Для каждого правила имеются рекомендации по обеспечению их выполнения исходя из EMC методологии проектирования. Модуль EMC позволяет отказаться от использования аналитических моделей, например для моделирования линий передачи, благодаря простому подсвечиванию проблемных областей топологии. В инструмент включено 17 основных правил, сгруппированных в 6 основных категорий: требования экранировки проводников, вероятность работы проводников как антенны, вероятность образования перекрестных наводок, правильность расположения компонентов, оценка качества подведения питания, влияние топологии на целостность сигналов (рис. 6).

Редактор Board Designer поддерживает оригинальную технологию Build-Up, призванную сократить число слоев и повысить плотность трассировки платы, выполненной по технологии наращивания, благодаря использованию библиотек конфигураций слоев, стеков контактных площадок и переходных отверстий, а также специальных правил для обеспечения зазоров.

Редактор Build-Up Rule Editor предлагает возможности графического ре-

дактирования правил проектирования, описывающих способы размещения и стили переходных отверстий, а также требования к зазорам на платах, полученных по технологии наращивания (рис. 7). Функция генерации двойных отверстий позволяет корректно создавать спаренные переходные отверстия для усиления межслойных соединений или повышения их допустимой нагрузки по току.

Специальная утилита позволяет подключаться через сеть Интернет к библиотекам файлов конфигураций слоев, переходных отверстий, технологических ограничений и спецификаций плат, получаемых по технологии наращивания и производимых различными компаниями.

Функция трехмерного просмотра (3D Viewer), имеющаяся в редакторе Board Designer, может быть использована для просмотра реалистичного вида проекта платы или его части на любой стадии разработки. Она позволяет увидеть

System	Layer	Min Zo (Ohms)	Max Zo (Ohms)	Min Zi (Ohms)	Max Zi (Ohms)
ADDR[7]	All	60	100	93	93
ADDR[7]	Component	60	100	93	93
ADDR[8]	All	60	100	63	63
ADDR[8]	Component	60	100	63	63
ADDR[9]	Inner TX	60	100	63	63
ADDR[9]	All	60	100	93	93
ADDR[9]	Component	60	100	93	93
ADDR[10]	All	60	100	93	93
ADDR[10]	Component	60	100	93	93
ADDR[11]	All	60	100	63	63
ADDR[11]	Component	60	100	63	63
ADDR[11]	Inner TX	60	100	63	63

Рисунок 6 Наборы технологических ограничений, полученные в программе EMC Adviser

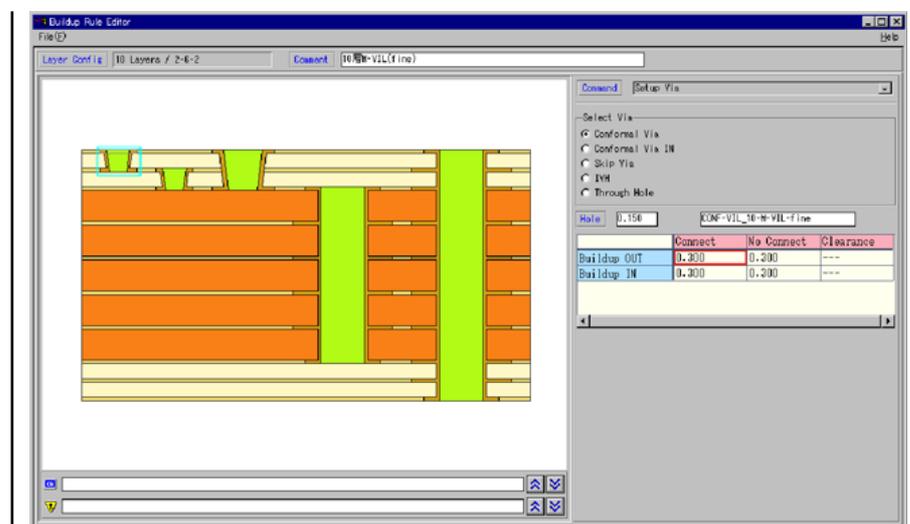


Рисунок 7 Описание стилей переходных отверстий в модуле Build-Up Rule Editor

внутренние слои и сложные области, чем значительно повысить качество конечной топологии за счет наглядности изображения. Использование модуля не ограничивается лишь просмотром, он позволяет перемещать и модифицировать переходные отверстия, а также выполнять другие операции редактирования непосредственно на трехмерном виде платы (рис. 8).

Модуль проектирования вложенных компонентов обеспечивает поддержку проектов с компонентами, размещенными на внутренних слоях платы. Такая технология позволяет не только экономить место на наружных слоях, но и улучшить электрические характеристики для обеспечения требований к целостности сигналов и электромагнитной совместимости в быстродействующих схемах. При перемещении компонентов со слоя на слой можно определить разрешенные слои платы, а проверка правил проектирования (DRC) будет учитывать толщину диэлектрика и медной фольги.

Редактор Board Designer имеет мощную систему проверки правил проектирования (DRC). Проверка на соответствие проектным нормам распространяется на размещение компонентов в редакторе Board Designer. Ограничения могут быть наложены на расстояния между компонентами, углы их поворота и слои размещения. На стадии планирования топологии предусмотрена возможность контроля максимальной и минимальной длины проводников. Технология проверки построена таким образом, чтобы соответствовать постоянно изменяющимся требованиям к печатным платам, что помогает создавать проекты очень высокого качества.

Поддерживается всесторонняя проверка эквипотенциальных цепей, соответствие спецификациям разрабатываемой печатной платы, проверка длин проводников, рекомендуемая топология и другие параметры, учитываемые при разработке быстродействующих плат. Возможна пакетная проверка элементов рисунка слоев шелкографии и технологических слоев для нанесения масок и пасты, а также широкого набора других производственных требований. Система просмотра отчета об ошибках поддерживает горячую связь с редактором печатных плат и позволяет при простом щелчке мышью на ошибке просмотреть соответствующую зону печатной платы и описание нарушенного правила. К отчету об ошибках могут быть добавлены комментарии и статусная информация.

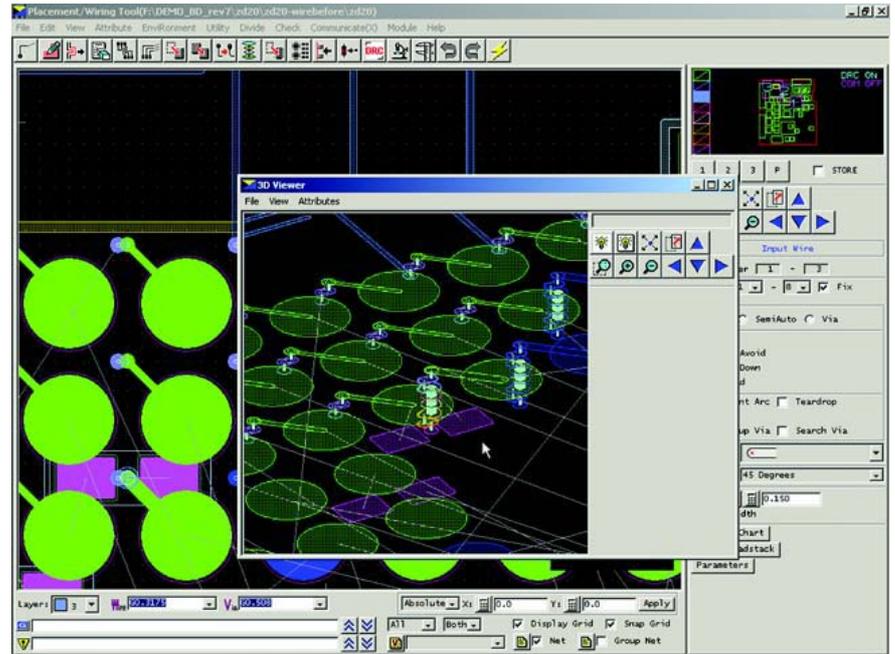


Рисунок 8 Редактирование элементов топологии на трехмерном виде платы

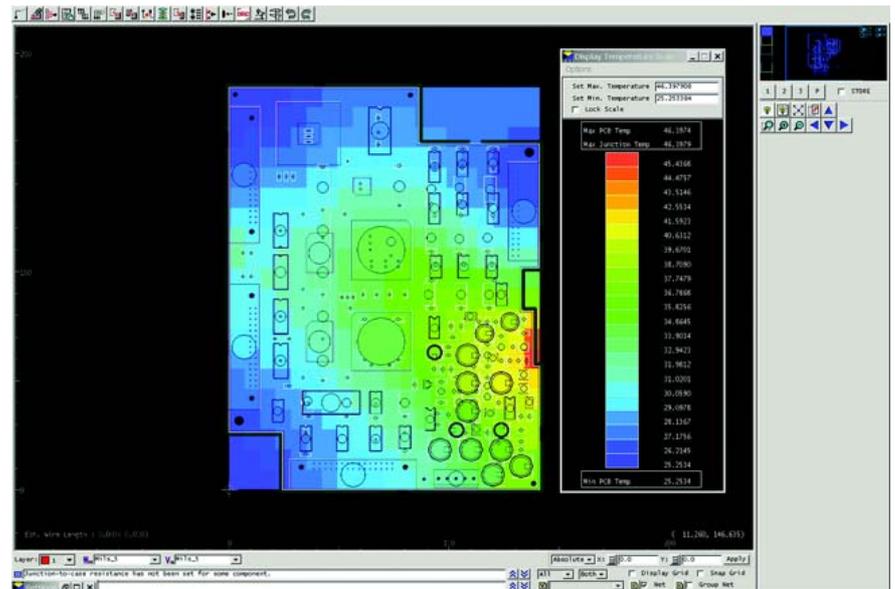


Рисунок 9 Оценка тепловых режимов платы в режиме реального времени с помощью модуля Quick Thermal

Модуль Quick Thermal позволяет формировать карту прогрева платы в режиме реального времени при перемещении компонентов (рис. 9). Здесь задать более подробные параметры анализа для вычисления теплопроводности, точной карты прогрева и т.д., которые могут использоваться в специализированных программах теплового анализа третьих фирм.

Комплексная проверка технологичности печатной платы в самом начале проектирования может быть выполнена с использованием системы ADM. Это облегчает проверку проекта на соот-

ветствие требованиям производства и монтажа компонентов. Система позволяет распространять результаты проверки среди всех проектировщиков. Она эффективно справляется с увеличивающимися объемами проверок и сохраняет все параметры, необходимые для последующих проверок. При внесении изменений в производственные требования и процессы монтажа можно легко изменить правила, в соответствии с которыми будет проводиться последующая верификация проектов.

Модуль Rule Manager позволяет в режиме реального времени распрост-

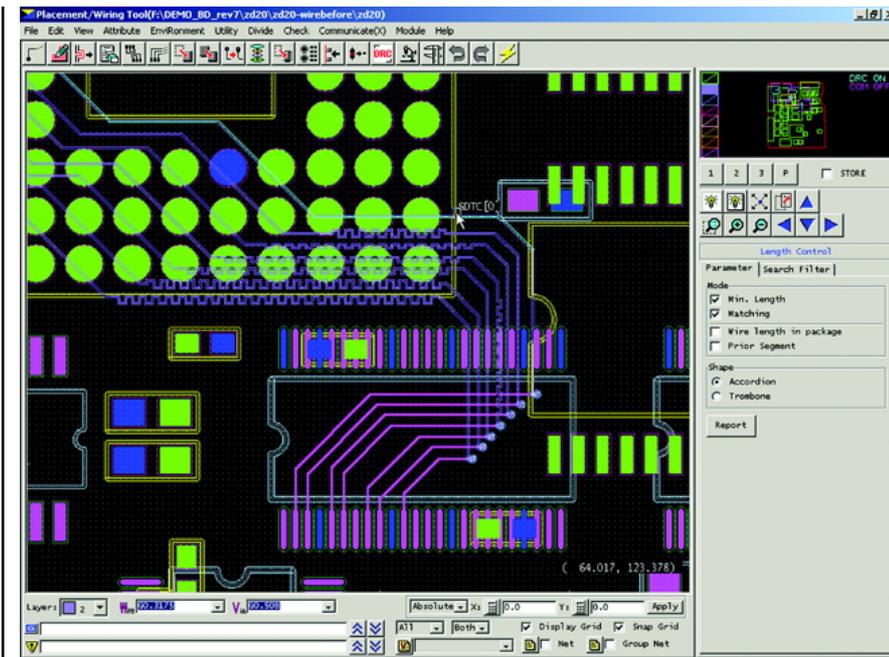


Рисунок 10 Автотрассировка шин с контролем длины проводников

ранять информацию о спецификациях, а также требованиях производства, между членами групп разработчиков, подразделениями и компаниями. Модуль представляет собой Интернет-приложение, которое выполняется в стандартных браузерах. Обмен документов о стандартах проектирования может выполняться в электронном виде через локальные сети. Модуль Data Builder позволяет определять подробные правила, основанные на требованиях к производству и монтажу. Он выполняет систематические проверки и, если обнаруживает несоответствия, автоматически добавляет новые правила.

Контроль соответствия данных в режиме реального времени выполняется с помощью модуля XDF Viewer, который использует оригинальную технологию XDF и позволяет отказаться от использования бумажной документации и PDF-файлов.

Современные технологии разработки топологий поддерживаются совместным использованием модуля виртуального прототипирования Hot-Stage и программы автоматического размещения компонентов и трассировки проводников P.R. Editor XR 5000 (рис. 10). Модуль Hot-Stage обеспечивает анализ компромиссных решений на стадии проектирования схемы и позволяет экспериментировать с параметрами топологии и элементов, после чего формирует требования к размещению компонентов и проводников.

Управление ограничениями осуществляется с помощью простого в использовании табличного графического ин-

терфейса. При отображении результатов каждого расчета возможна установка как электрических, так и физических ограничений, а также редактирование настроек. Редактор сценариев позволяет импортировать данные о цепи для оптимизации ее топологии из редактора схем, а также непосредственно создавать тестируемые топологии. После этого они сохраняются вместе с основными характеристиками цепи: порядком следования выводов и длиной сегментов. Программа позволяет рассчитать значения характеристического сопротивления цепей и задержек, и тем самым моделировать физические эффекты на этапе разработки схемы.

Физический редактор, построенный на базе программы P.R. Editor XR 5000, создает участки топологии на основе автоматических, полуавтоматических и интерактивных процедур, полностью управляемых наборами правил проектирования. Редактор обеспечивает редактирование стека слоев и анализ целостности сигналов в режиме реального времени. Анализ формы сигналов выполняется с помощью модуля Simulation Control.

Помимо работы с топологиями печатных плат, редактор Board Designer предоставляет пользователям возможности проектирования корпусов микросхем. Модуль Package Predictor вычисляет оптимальное первоначальное положение кристалла независимо от того, где он первоначально был размещен при работе в системе проектирования интегральных схем. Во время работы с

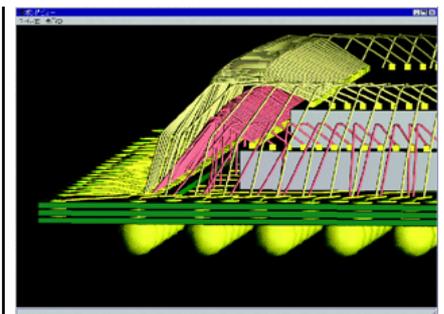


Рисунок 11 Трехмерный вид многоярусного корпуса микросхемы, полученного в программе Package Synthesizer

модулем возможно выполнение некоторых полезных операций для оптимизации размещения проводников и контактных площадок кристаллов. Списки переназначения эквивалентных выводов могут быть обратно аннотированы в систему проектирования ИС для быстрой модернизации кристалла. Изменения в кристалле можно легко отразить в проекте с последующей модернизацией проводников и соединителей, обеспечивая тем самым точность и повторное использование корпуса.

Модуль Package Synthesizer предлагает интуитивную интегрированную среду для проектирования многывыводных и многоярусных корпусов BGA, CSP, а также перевернутых кристаллов. Модуль обеспечивает специфические средства проектирования: автоматическую трассировку под произвольным углом, включая специфические для корпусов алгоритмы; наборы правил проектирования для поддержки Build-Up технологии; правила проектирования, учитывающие трехмерную форму компонентов и соответствующие имеющимся производственным процессам; параметрический генератор планок выводов; средства анализа в режиме реального времени и интеграцию с инструментами моделирования третьих фирм (например, продуктами Ansoft TPA и HFSS); средства интерактивного просмотра трехмерного вида (рис. 11).

ИНСТРУМЕНТЫ РАБОТЫ С БИБЛИОТЕКАМИ

Использование общих библиотечных данных в течение всего процесса проектирования является важной составляющей методологии проектирования CR-5000. Данные в библиотеках можно легко найти и отредактировать. Для быстрого и простого создания компо-

ентов предоставляются дополнительные инструменты.

Модуль Components Manager обеспечивает быструю и простую регистрацию таких данных, как логические характеристики, размещение выводов, информация о вентилях, форме и схематических символах. С помощью инструмента отображения Tree View можно легко подтвердить связи и взаимоотношения между информацией о логических характеристиках и форме компонентов. Групповые проверки могут выполняться для неполной регистрации, ошибок и целостности соединений.

Для поиска компонентов может быть использован набор определенных пользователем критериев и условий, а результаты поиска могут сохраняться в виде списков или передаваться в другие инструменты. Функция просмотра помогает графически отображать и распечатывать различные представления данных о компонентах.

Программа-мастер устраняет необходимость ручного создания посадочных мест для любых элементов от BGA до соединителей D-типа. Имеется возможность использовать мастера для параметрического создания стеков контактных площадок.

Специальные средства поддерживают целостность библиотеки в случае, когда ее отдельные части расположены в различных местах на диске компьютера или в локальной вычислительной сети. Имеются функции сравнения, копирования и удаления повторяющейся информации о компонентах.

Модуль Component Designer обеспечивает разработку символов и корпусов компонентов любой сложности, включая CPLD- и FPGA-устройства с большим количеством контактов. Он позволяет редактировать формы символов и параметров, а также предлагает различные функции импорта и экспорта для повышения эффективности повторного проектирования. Функция автоматической параметрической генерации символов позволяет формировать символы на основе данных о числе и параметрах выводов (например, полученных в форматах ASCII или CSV). Табличный браузер позволяет просматривать информацию о выводах, а специальный набор правил DRC позволяет проводить проверку данных, необходимых для генерации символа (рис. 12). Информацию о существующих символах можно экспортировать в ASCII-файлы.

Поддерживаются различные способы разбивки символов на секции, независимо от того, обусловлено это тем, что

многовыводные компоненты типа FPGA или ASIC слишком велики для отображения на схеме, либо это необходимо для того, чтобы сделать схему более наглядной и понятной. Символы могут использоваться непосредственно в редакторе System Designer с возможностью двунаправленной аннотации между программами System Designer и Board Designer. В дополнение к описанным выше функциям поддерживается генерация символов на основе данных о назначении контактов, полученных из языковых сред проектирования, включая Verilog-VHDL, VHDL, Pin Report, VHDL Template Data и т.д. Поддерживаются следующие программы: Altera (Quartus), Altera (Max+plus II), Actel (Designer), Xilinx (M1), Lattice. Файлы ограничений контактов могут быть выведены как ограничительные условия в инструменты логического синтеза, такие как Synplify компании Synplicity.

Пакет CR-5000 поддерживает разработку современных корпусов, использующих различные способы проволочных соединений, способы монтажа кристаллов, включая объемный монтаж. Автоматическая генерация, оптимизация и редактирование планок выводов микросхемы может быть выполнена для многокристалльных и стековых корпусов. Эта процедура включает в себя установку условий генерации для кристаллов, контактных площадок проволочных соединений, кольцевые проводники заземления и автоматической генерации форм. Поддерживаются прямая связь между кристаллами, связь для контактных площадок проволочных соедине-

ний от кристаллов с одинаковым сигналом и другие виды связи. Во время генерации планок выводов может быть автоматически найдена оптимальная позиция с минимальной длиной проводника, а отчеты о максимальных и минимальных значениях длины проводником отображаются в режиме реального времени. При интерактивном редактировании планки выводов поддерживаются операции вставки, удаления, перемещения, выравнивания, упорядочения и т.д.

Редактор Build-Up Rule Editor помогает эффективно проектировать платы, получаемые технологией наращивания, с помощью специальных команд и библиотек конфигураций слоев, отверстий и правил зазоров. Сквозные переходные отверстия, отображаемые в трехмерном формате, можно модифицировать, преобразовывать в "слепые" и "глухие" со сдвигом в сторону для освобождения на внутренних слоях пространства на трассировки проводников. Имеется возможность использования двойных отверстий, чем достигается усиление жесткости соединения или повышение допустимой нагрузки по току.

Пакет CR-5000 позволяет подключаться через сеть Интернет к библиотекам файлов конфигураций слоев, переходных отверстий, технологических ограничений и спецификаций плат, получаемых по технологии наращивания и производимых различными компаниями. Поддерживаются отверстия с различной формой площадок, а также различные способы автоматической генерации стрингеров.

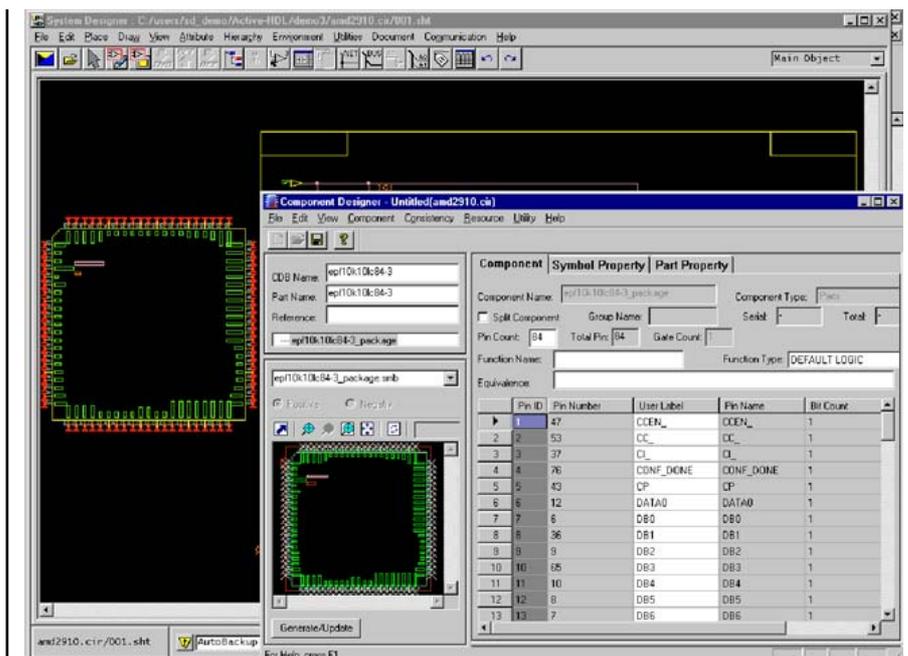


Рисунок 12 Подготовка компонентов в программе Component Designer

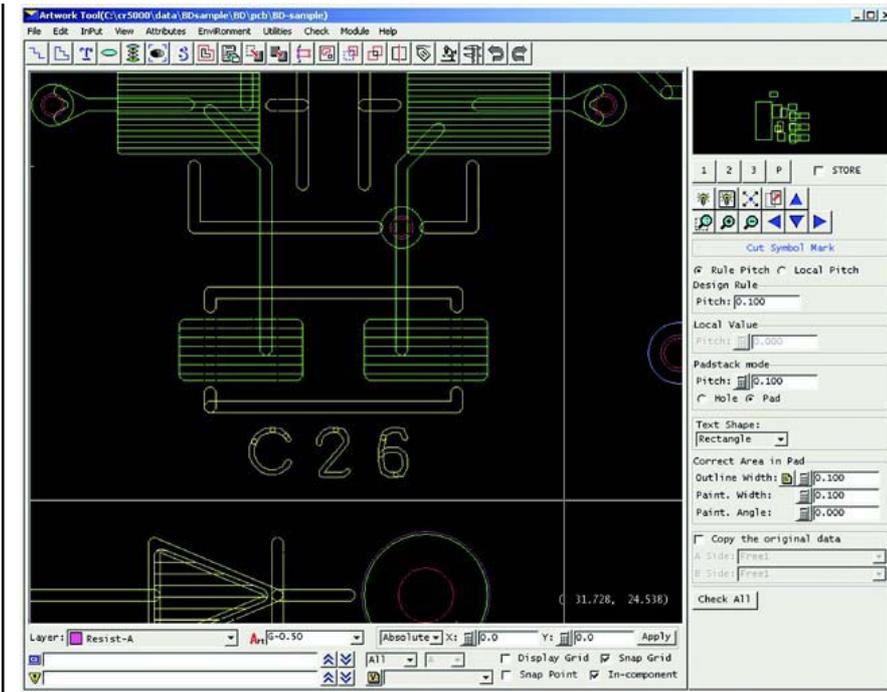


Рисунок 13 Автоматическая подгонка рисунка на слое шелкографии

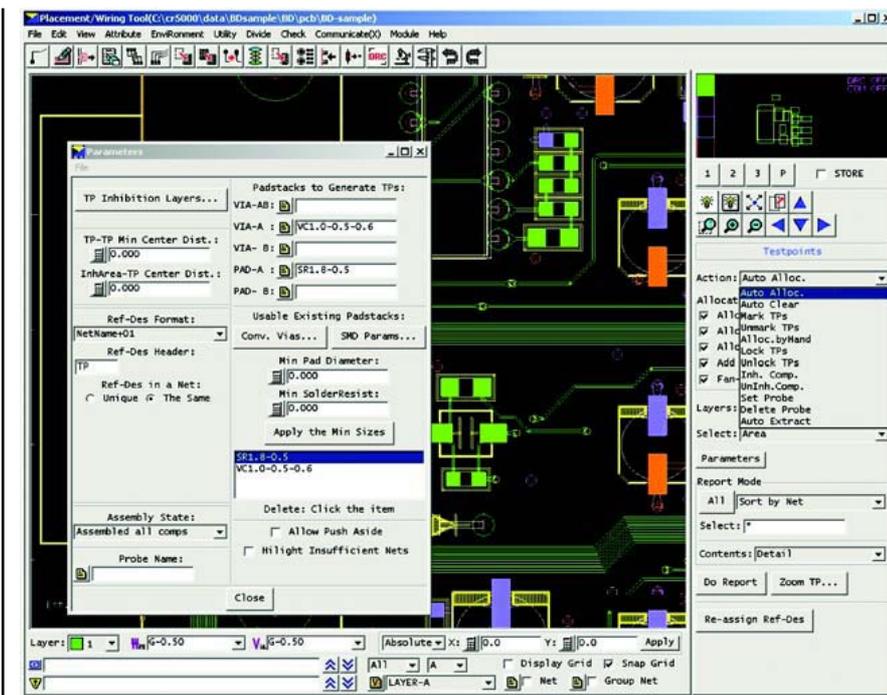


Рисунок 14 Генерация контрольных точек в программе Board Producer

BOARD PRODUCER — ПОДГОТОВКА ПРОИЗВОДСТВА

Получение точных данных для производства очень важно для достижения максимально высокого качества продукции и быстрого выхода изделия на рынок. Инструменты для подготовки производства пакета CR-5000 компании Zuken тесно интегрируются с имеющимся у изготовителя программным обеспечением и оборудованием, что позво-

ляет добиться высокой технологичности разрабатываемых плат. Эти инструменты поддерживают самые передовые технологии производства, такие как технология наращивания и технология вложенных компонентов.

Редактор Board Producer обеспечивает ведение единой базы данных для процессов разработки и производства, что позволяет интегрировать элементы производства в существующий проект. Таким образом, обеспечивается возможность

добавления в проект графической информации на специальные технологические слои, а также специальных производственных проектных ограничений (Manufacturing Rules Database), контроль которых ведется в режиме реального времени.

Специальные средства автоматически создают рисунок на слое шелкографии и выполняют проверку отсутствующих символов и ненужных наложений. Функции автоматической подгонки не дают рисунку шелкографии накладываться на переходные отверстия и контактные площадки (рис. 13). Инструменты генерации маски для пайки волной включают проверку наличия всех необходимых элементов, контроль зазоров между элементами маски и границами платы, а также проверку на возможные замыкания в плате. В рамках заданных допусков может быть проверено и исправлено размещение контактных площадок внутри окон в маске.

Дополнительный набор инструментов позволяет выполнять графическое редактирование и верификацию послойных распечаток чертежа платы. Здесь имеется возможность, например, выделения и масштабирования отдельных участков топологии для вставки в проектную документацию. Мультиплицированные данные выводятся в выходные файлы без повторения и дублирования, причем это относится как к топологии, так и информации о связях. Для проверки топологии могут быть выведены на экран на любом этапе проектирования, что позволяет отказаться от получения лишних бумажных контрольных копий документов. Возможна пакетная генерация выходных файлов с помощью одной команды.

Программа Board Producer позволяет эффективно генерировать и редактировать контрольные точки, информация о которых может быть передана обратно в редактор схем или в другую систему в виде отчета (рис. 14). Имеется возможность просмотреть и оценить плотность распределения контрольных точек по топологии. Управляющие файлы для оборудования электроконтроля и общая информация для тестирования (ICT) в формате ASCII могут быть получены для любой печатной платы или мультиплицированной панели.

Программа Board Producer поддерживает специальные функции растеризации графических примитивов сложной формы, таких как полигоны, пользовательские апертуры, иррегулярные флэши и т.д. Все настройки могут быть сохранены во внешний файл и использованы повторно. Коды инструментов для фай-

лов сверления могут быть назначены исходя из точных геометрических размеров отверстия, а также с учетом технологических допусков и дополнительных условий.

Имеется возможность задавать последовательность следования и смены инструмента, а также описания технологических операций для получения щелевых и прямоугольных отверстий с использованием круглых сверл и фрез меньшего диаметра.

Все настройки формирования САМ и NC-файлов выполняются с помощью специального графического интерфейса, позволяющего сохранить их в виде списка для быстрого обмена с другими приложениями. Все данные о печатной плате или мультиплицированной панели могут экспортироваться в ASCII- или CSV-формате.

Мощные функции позволяют эффективно проектировать и редактировать мультиплицированные панели. В процессе проектирования проверка правил MRC выполняется в режиме реального времени. На панели могут быть размещены одна или несколько топологий печатных плат. Для обеспечения максимального заполнения полезной площа-

ди панели они могут быть отображены зеркально или повернуты. Свободные участки меди заливаются автоматически. При работе с большим количеством одинаковых топологий небольшого размера возможно размещение их упорядоченных массивов по направлениям X и Y.

Программа Board Producer включает модуль импорта данных в формате Gerber, который используется для преобразования данных в формате Gerber в файл редактора печатных плат Board Designer и включает несколько простых команд редактирования. Так как импортируемые данные могут иметь широкий набор вариаций Gerber и NC-форматов, в модуль включены средства автоматического анализа данных. Ряд дополнительных функций по преобразованию поверхностей, созданию узлов, редактированию стеков контактных площадок для флэш-апертур позволяет получать на выходе качественную топологию.

ЗАКЛЮЧЕНИЕ

Пакет Zuken CR-5000 является системой уровня предприятия, пред-

назначенной для решения любого круга задач как, собственно, проектирования печатных плат любого уровня сложности, микросборок, гибридных схем, так и подготовки производства плат, построения информационных систем по компонентам, интеграции с САПР механики и обеспечения жизненного цикла изделий. Многие модули системы CR-5000 доступны напрямую или в виде "облегченных" версий в более дешевой системе CADSTAR, что обеспечивает единство проектных данных, сходство интерфейсов и маршрутов проектирования независимо от конкретной конфигурации программного комплекса. Таким образом, какое бы решение не было выбрано исходя из текущих задач, это решение будет иметь преемственность и развитие на основе наработанных библиотек, проектов и приобретенного опыта работы.

Любую дополнительную информацию о пакете CR-5000 и других продуктах компании Zuken можно получить в офисе компании ЭлектТрейд-М по адресу info@eltrm.ru или телефону (095) 974-1480.