

Средства физической верификации интегральных микросхем

В статье рассказывается о новом продукте компании POLYTEDA — PowerDRC/LVS. Приведено сравнение его характеристик с программами конкурентов в области физической верификации.

Владимир Марчук

vmarchuk@polyteda.com

Игорь Лопаненко

ilopanenکو@polyteda.com

История интегральных микросхем насчитывает всего чуть более полувека, а технологии проектирования и производства микросхем развивались в последние несколько десятилетий. Основной прогресс в этой области был сделан в направлении уменьшения технологических размеров элементов микросхемы на кристалле. Это позволило разместить больше компонентов на одном кристалле и увеличить функциональность чипа. Сегодня мы можем наблюдать невероятный прогресс микроэлектронных устройств, они применяются повсюду: от военных приложений до продукции, использующейся в повседневной жизни.

Однако, чтобы добиться такого прогресса, инженеры должны были решить массу проблем, связанных с уменьшением размеров элементов на новом технологическом уровне. Например, выход годных (процент работающих чипов, изготовленных на одной пластине) существенно снизился, когда технологии перешли к меньшим размерам. Это привело к увеличению стоимости единицы продукции. Потребовалось несколько лет для шлифовки технологического процесса, пока удалось выйти на предыдущий уровень выхода годных. Одной из основных причин, мешавшей в достижении этой цели, была нехватка современных средств разработки чипов, способных эффективно решать проблемы сложности новых проектов. Косвенные затраты включают задержки с выходом на рынок, что также ухудшает рыночное преимущество компании. Как результат, производители микросхем покупают лучшие средства разработки, имеющиеся на рынке.

До недавнего времени существующие средства разработки были способны удовлетворить потребности разработчиков и производителей чипов. Однако развитие технологий от субмикрона (0,18–0,5 мкм) к глубокому субмикрону (технологии 65, 45, 32 нм и менее) усложнило процесс производства. Достаточно частым стало явление, когда процесс проверки правил проектирования (Design Rule Check, DRC) занимал несколько часов или даже дней. Потребность в ускорении работы механизма DRC толкала ведущих разработчиков САПР к внедрению параллельных вычислений и усовершенствованию алгоритмов в своих продуктах. Однако большая часть таких программ имела старые алгоритмы

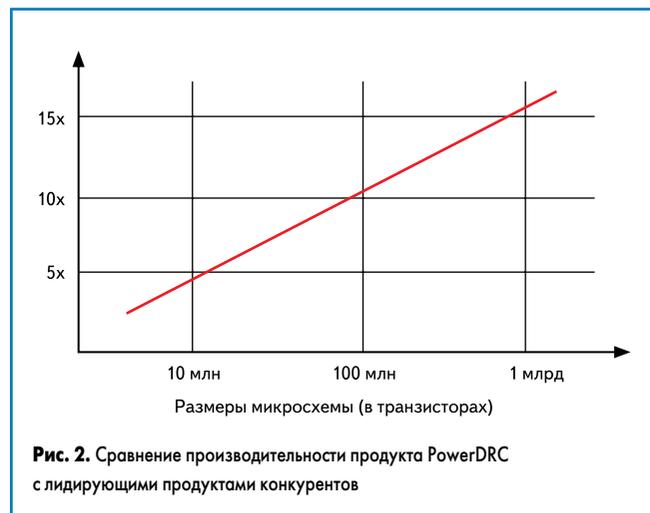
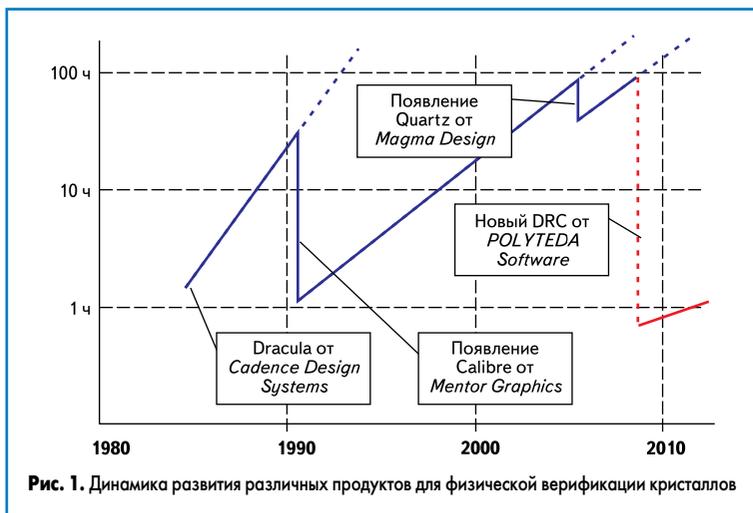
и концепции, разработанные еще в 1990-х или даже 1980-х годах. Эти алгоритмы имеют существенные ограничения, и их практически невозможно избежать. Новые технологии требуют новых технологических подходов.

Основные разработчики на рынке САПР, владеющие средствами физического проектирования и верификации (в порядке уменьшения рыночной стоимости акций):

- Synopsys — программа физической верификации Hercules.
- Cadence Design Systems — программы физической верификации Dracula, Assura, PVS.
- Mentor Graphics — программа физической верификации Calibre. Эта компания занимает максимальную долю рынка.

В 2005 году один из ведущих производителей EDA-систем — компания Magma Design Automation — сделала попытку решить проблемы современных проектов чипов и вывела на рынок новую систему DRC. Сравнение технических характеристик показало, что новый продукт на 50% быстрее лидера рынка Calibre DRC компании Mentor Graphics. Его преимущество базировалось на простом принципе, использующем многопроцессорность для параллельных вычислений. Спустя год Mentor Graphics смогла нарастить скорость своего продукта на 30–40% и нейтрализовать преимущество программы компании Magma в производительности. В результате Calibre продолжает удерживать львиную долю рынка физической верификации и по сей день.

Команда R&D компании POLYTEDA имеет долгую историю работы в этой области. В середине 2006 года POLYTEDA разработала новый технологический подход к решению проблемы увеличения производительности. Основываясь на опыте и знаниях в этой области, команда инженеров POLYTEDA создала новое средство DRC, предназначенное для современных и будущих технологических производственных процессов производства чипов. В мае 2007 года компания завершила прототип и к настоящему моменту провела ряд технических испытаний, а также первые продажи своего продукта. Проведенные тесты на производительность подтвердили правильность концепции, положенной в основу этой программы, и продемонстрировали технологическое превосходство над продуктами лидеров рынка (рис. 1).



Несколько слов о компании POLYTEDA

POLYTEDA Software Corporation (www.polyteda.com) — компания, объединившая профессионалов из индустрии автоматизации процессов проектирования для микроэлектроники (Electronic Design Automation industry, EDA). Инженеры имеют огромный опыт в разработке современных коммерческих программ для полупроводниковой промышленности. А менеджеры проработали несколько десятилетий в EDA-индустрии, точнее — в области физической верификации. Предыдущая EDA-компания, в которой работали основатели POLYTEDA, была продана Cadence Design Systems (ведущий EDA-вендор) в марте 2003 года.

Разработанная в POLYTEDA Software Corporation уникальная технология направлена на удовлетворение потребностей в средствах физической верификации нового поколения. Эта потребность возникла недавно, когда индустрия производства чипов достигла уровня технологических размеров существенно меньше одного микрона. Специалисты, использовавшие средства разработки, а именно средства физической верификации, созданные ранее, стали испытывать большие трудности, связанные с увеличившейся сложностью чипов. Это стало узким местом во всей цепочке проектирования и приводило к потере времени и денег для производителей микроэлектроники во всем мире. Ведущие EDA-компании попытались исправить свои старые продукты, чтобы соответствовать новым требованиям, но старые принципы разработки, положенные в основу этих продуктов, не позволили создать эффективные решения современных проблем. Уникальный подход, разработанный в POLYTEDA Software Corporation, как раз и направлен на решение проблем очень сложных чипов.

Компания завершила первый этап своего развития, разработала рыночную версию продукта и уже начала его продажи. POLYTEDA привлекла опытных руководителей в области маркетинга и развития бизнеса и успешно договаривается с новыми потенциальными клиентами о пробных испытаниях своего продукта для ознакомления с ним и его оценки.

Основные факты о компании:

- Негосударственная структура собственности.
- Основной офис находится в Торонто, провинция Онтарио, Канада.
- Основной R&D офис расположен в Киеве, Украина.

В начале своей деятельности компания состояла из 5 человек. В настоящее время ее штат насчитывает более 50 человек, работающих в следующих странах — Украина, Россия, Канада, США, Кипр, Израиль. Кроме того, используются услуги компаний, расположенных в Италии, Японии, Тайване, Китае.

Деятельность POLYTEDA сосредоточена на разработке и продаже программных средств автоматизации проектирования (в первую очередь в области конструкторского проектирования и верификации, то есть создание и проверка корректности конструкции больших интегральных схем от их верифицированного описания на уровне функциональных или электрических схем).

Первые проекты были начаты в ноябре 2006 года. Этап проведения оценки производительности прототипа был завершен в мае 2007-го. Новая технология продемонстрировала на порядок более высокую производительность по сравнению с аналогичными продуктами мировых лидеров индустрии.

Главный продукт, PowerDRC/LVS, был впервые представлен на международной отраслевой конференции DAC (Design Automation Conference) в 2008 году и получил положительные отклики. В настоящее время выпущена версия 1.1. Продукт фирмы POLYTEDA имеет хорошее преимущество над конкурентами в связи с переходом полупроводниковых компаний от субмикронных технологий к технологиям с размерами менее 100 нм (65, 45 нм и менее). Это создает спрос на средства физической верификации нового поколения. Сейчас компания уже осуществила несколько первых продаж в Европе (IHP Microelectronics и через AWR Inc. — как составная часть новой версии Analog Office). В настоящий момент ведутся переговоры о продажах с несколькими компаниями и в других регионах — США, Японии и Тайване.

Описание PowerDRC/LVS

Основной продукт компании — это PowerDRC/LVS, средство для физической верификации интегральных микросхем. Эта программа разработана для отделов проектирования в компаниях, производителях микросхем, а также для беспроизводственных полупроводниковых компаний и для компаний, разрабатывающих чипы на заказ. Программа помогает быстро проверить, содержит ли конструкция микросхемы ошибки проектирования, до того как тратить деньги на заказ шаблонов и, собственно, производство самого чипа.

PowerDRC/LVS основана на передовых алгоритмах и современных техниках обработки данных и использует многопроцессорные масштабируемые технологии. Среди уникальных подходов, которые лежат в основе PowerDRC/LVS, можно выделить способность выполнять обработку многих правил проверки над многими топологическими слоями конструкции микросхемы параллельно. Кроме того, интеллектуальное объединение иерархического и плоского подхода, иерархической кластеризации и многопроцессорности, а также элементы искусственного интеллекта и параллельных вычислений являются неотъемлемой частью уникальных алгоритмов.

PowerDRC/LVS существенно сокращает цикл разработки за счет высокой производительности, количество итераций проверки за счет высокой точности, снижает требования к вычислительному оборудованию и экономит ценное время инженеров. Клиенты получают сокращение расходов и увеличивают возможность выйти на рынок быстрее своих конкурентов.

Сравнение характеристик с лидирующими продуктами конкурентов в области физической верификации уверенно продемонстрировало абсолютное превосходство продукта PowerDRC/LVS над ними. Более того, это превосходство только усиливается с ростом размеров разрабатываемых чипов. Фактически, 10-кратное ускорение в работе DRC достигается на проектах, имеющих более 100 миллионов транзисторов (рис. 2).

Вдобавок к превосходству в скорости PowerDRC/LVS может справляться с большими объемами данных. Программа может об-

рабатывать проекты чипов, имеющих десятки миллиардов транзисторов, и, помимо прочего, совместима с правилами синтаксиса наиболее распространенного продукта в области физической верификации Calibre. Это позволяет клиентам использовать либо готовые наборы правил, либо имеющиеся в PowerDRC/LVS уникальные правила проверки. Возможен вариант импортирования наборов правил в PowerDRC/LVS для их более эффективной обработки.

Существенно, что программа разрабатывается с учетом того, что нас ждет в будущем. Ближайшая цель компании — обрабатывать

схемы, содержащие 2 миллиарда транзисторов по технологии 45 нм за один час при использовании всего 100 процессоров. Этих параметров не может достигнуть ни один из остальных существующих в мире продуктов.

Очень важно отметить следующие обстоятельства. PowerDRC/LVS не предназначена для использования при верификации определенных типов схем, например цифровых или аналоговых. Продукт с большим успехом применим для комбинаций самых разнообразных технологий — силовых биполярных схем, высокочастотных аналоговых схем, цифровых схем любого уровня сложности и т. д.

Особенностью PowerDRC/LVS является предсказуемость времени работы, точность результатов, абсолютная масштабируемость и, как следствие этого, возможность верификации за заданное время любой из проектируемых сейчас или в ближайшем будущем интегральных схем.

И в заключение очень важно упомянуть, что успех компании в создании PowerDRC/LVS — революционной технологии в физической верификации — стал возможным благодаря многолетнему опыту команды разработчиков в создании и поддержке средств физической верификации.

Новости EDA Expert

В середине декабря бельгийская компания KONEKT SPRL (www.konekt.com) сообщила ряд новостей. Прежде всего, она поздравила всех клиентов со своим шестым днем рождения. За прошедшие годы количество пользователей программы автотрассировки печатных плат Electra по всему миру превысило 5000. Популярность программы Electra, выпускаемой под торговой маркой Connect-EDA, определяется ее функциональными возможностями, низкими требованиями к аппаратным ресурсам, совместимостью с подавляющим большинством систем проектирования печатных плат, а также относительно низкой стоимостью.

Анализ продаж последних лет позволил выявить, что наиболее востребованы лишь несколько конфигураций программы, поэтому было принято решение сократить число предлагаемых конфигураций до двух: Electra-4L (до 4 сигнальных слоев) и Electra-UL (неограниченное число сигнальных слоев). Для версии Electra-UL имеется возможность приобретения сетевой (плавающей) лицензии.

Компания Coventor (www.coventor.com) объявила об официальном выходе своего нового продукта для проектирования MEMS-устройств и интегральных схем. Coventor MEMS+ представляет собой специализированную программу, предназначенную для разработки микроэлектромеханических устройств (MEMS) в тесной интеграции с потоком проектирования интегральных микросхем компании Cadence.

В основе Coventor MEMS+ лежит программа INNOVATOR, которая позволяет построить требуемое MEMS-устройство в виде принципиальной схемы из специальных библиотечных блоков, представляющих собой модели различных элементов MEMS-устройств, передать проект в пакет Cadence Virtuoso, где выполнить его моделирование и оптимизацию в окружении цифровой или аналоговой части микросхемы.

Главное отличие описанной методики от традиционных подходов к проектированию MEMS-устройств заключается в практически полном отказе от средств 3D FEM моделирования, что позволяет в несколько раз сократить цикл проектирования.

Компания Zuken (www.zuken.com) анонсировала выход новой версии своей системы проектирования печатных плат CADSTAR 12.0. В новую версию пакета включена плановая реализация ряда новых модулей, которые должны расширить его функциональные возможности.

В частности, в новую версию CADSTAR 12.0 вошли:

- Новый модуль повторного проектирования (re-use), предназначенный для управления блоками или частями проекта, которые предполагается использовать повторно.
- Новый редактор атрибутов, призванный упростить назначение и изменение атрибутов компонентов, цепей и других элементов проекта.
- Средства миграции, которые должны облегчить перенос проектных данных в систему CADSTAR из других популярных систем проектирования (PADS, Altium, OrCAD).

- Новые модули Schematic Wizard и PCB Design Wizard, их применение позволит упростить создание новых проектов.

- Графический интерфейс, который принял современный вид, и функции быстрого доступа к серверу технической поддержки для проверки обновления и решения различных технических вопросов.

Новая версия доступна для скачивания всем пользователям пакета, имеющим активный контракт на техническую поддержку.

Напомним, что в Европе к выходу новой версии была приурочена специальная промоушен-программа, предлагающая пользователям две новые конфигурации пакета — CADSTAR Dynamic и CADSTAR Kynetic, которые включают оптимизированный набор функциональных возможностей за цену на 40% ниже стандартной, а также три года «первой линии» технической поддержки.

Оба этих продукта доступны и для российских пользователей. Но для России продолжают действовать более выгодные предложения — CADSTAR Basic, CADSTAR Professional и CADSTAR Extreme, которые при относительно низкой стоимости предлагают множество функциональных возможностей, особенно в области трассировки высокоскоростных печатных плат.

Ранее компания Zuken сообщила, что прекращает размещение заказов на продукт CADSTAR 3D и вместо него предлагает всем пользователям свою новую разработку — программу BoardModeler Lite. Это облегченная версия более мощного пакета BoardModeler, анонсированного ранее и предназначенного для трехмерного моделирования обычных, объемных и гибких печатных плат в рамках пакета CR-5000.

BoardModeler Lite представляет собой полнофункциональную замену программы CADSTAR 3D и обеспечивает 3D-проектирование и верификацию проектов печатных плат, созданных в системе CADSTAR. Все пользователи программы CADSTAR 3D с активным контрактом на техническую поддержку получают лицензию на новый продукт бесплатно. Скачать программу и обучающие материалы можно уже сейчас на сайте технической поддержки. Для всех остальных пользователей в рамках специальной акции в течение года цена на данный продукт установлена на уровне 50% от текущей.

Компания Frontline PCB Solutions (www.frontline-pcb.com) представила пользователям свой новый продукт InCAM. Этот специализированный пакет предназначен для подготовки производства высокоплотных печатных плат и интегральных схем. Пакет включает набор функций редактирования и анализа, выполняющих высокую производительность и точность.

Другой важной особенностью нового продукта является его ориентированность на крупные производства с распараллеливанием процесса обработки топологии. InCAM предлагает уникальную среду обработки САМ-данных, обеспечивающую их целостность при множественном доступе в составе рабочей группы. Новая программа также обеспечивает поддержку многоядерных или многопроцессорных систем, что позволяет существенно повысить производительность. Кроме того, он полностью совместим с другим продуктом компании — Genesis 2000 и поддерживает формат данных ODB++.