

# Основы проектирования высокоскоростных печатных плат

## Сьюзи Вебб

**Согласование импедансов для получения успешного проекта требует кооперации и координации между разработчиками и производителями плат.**

Обмен сигналами между микросхемами на платах становится все быстрее и быстрее. Если ваша компания все еще не занимается разработкой высокоскоростных печатных плат, вполне вероятно, что она приступит к этому в самом ближайшем будущем. Некоторые производители используют бескорпусные интегральные компоненты, чем обеспечивают качество фронтов быстрых сигналов. Другие компании используют переход к бескорпусным компонентам для перевода производства на бессвинцовую технологию. Детали, которые ранее успешно применялись в подобных проектах, перестают правильно работать

на высоких скоростях. Кроме того, к плате для такого проекта предъявляется ряд дополнительных требований, и ее разработка требует более тщательного рассмотрения. В данной статье мы рассмотрим несколько основных приемов, позволяющих реализовать на плате высокоскоростной проект, не вдаваясь в подробности электрических процессов.

При разработке высокоскоростных проектов могут преследоваться самые различные цели. Разработчики должны иметь четкое представление о характеристиках, которые необходимо обеспечить от используемых компонентов. Они также должны понимать физику работы

линий передачи и как сигналы будут распространяться по плате. Важно также знать основные приемы контроля импеданса линий на плате и борьбы с отражениями, возникающими на неоднородностях в точках рассогласования. И, так как фронты сигналов становятся короче, жизненно важно понимать, как достичь и поддерживать целостность сигналов на должном уровне, учитывая перекрестные искажения, отражения, нагрузки, особенности размещения и трассировки. Разумеется, что бы заставить плату работать должным образом, важно понимать основы подведения и развязки цепей питания.

## ВЫБОР КОМПОНЕНТОВ

Наличие быстрых сигналов на плате дает прекрасный шанс возникновению проблем целостности сигналов. Именно поэтому важно выбрать самые медленные компоненты из тех, что способны обеспечить требуемые характеристики проекта. Чем ниже быстродействие элементов, тем меньше вероятность возникновения проблем и тем больше возможностей предоставляется разработчику для их устранения.

Не секрет, что некоторые компоненты трассируются легче и лучше, чем другие. Различия в расположении выводов и в подводимых к ним сигналах могут иметь различные последствия при обеспечении целостности сигналов. Если для конструктора очевидно, что определенная микросхема будет проблемной в трассировке, то имеет смысл обсудить с разработчиком схемы возможность ее замены на функциональный аналог с более удачным, с точки зрения всей схемы, расположением выводов.

Важное значение имеет расположение выводов питания и заземления в компоненте. Если корпус BGA имеет выводы земли и питания, расположенные в центре корпуса, то это может стать причиной удлинения петель возврата токов для сигналов из этой области. Следствием этого могут стать повышенные наводки на соседние проводники и другие EMI проблемы. Кроме того, если выводы питания и земли располагаются далеко друг от друга, например, как в корпусах типа DIP, то возрастает паразитная индуктивность цепей возврата токов, что создает дополнительные проблемы. Лучше всего использовать компоненты, где выводы питания располагаются рядом. Не следует забывать об индуктивности рамки выводов. Обычно, чем больше корпус, тем большую паразитную индуктивность имеет рамка выводов, причем, причин этого может быть несколько: большая длина проводника от кристалла до вывода, тип используемых выводов и размер контактной площадки.

## ПРОХОЖДЕНИЕ СИГНАЛОВ

Раз уж мы взялись за разработку высокоскоростной платы, мы должны понимать основы распространения сигналов. Обычно, когда в печатном проводнике течет некий ток, то на соседних участках меди будет течь равный по

величине, но противоположно направленный ток возврата. Токи возврата всегда найдут себе путь, и будут течь независимо от того, позаботился конструктор об этом заранее или нет. Поэтому разработчику всегда следует предусмотреть кратчайший путь для токов возврата, что проще всего обеспечить посредством введения внутреннего слоя металлизации соседнего сигнальному слою.

Базовым определением линии передачи является описание пути прохождения сигнала и его возврата в источник, а значит, путь тока возврата должен быть четко прописан в стеке слоев высокоскоростной платы.

Если энергия течет из одной точки платы в другую, то вокруг проводника возникает электромагнитное поле, порождающее токи возврата (ток втекает в цепь и возвращается обратно в источник). И именно полям на высокоскоростных платах должно быть уделено максимальное внимание, так как они меняются очень быстро и могут стать причиной помех полезным сигналам.

## ВРЕМЯ НАРАСТАНИЯ

Важным фактором высокоскоростного проекта является время нарастания, причем намного более важным, чем тактовая частота. По определению, время нарастания фронта импульса есть время, за которое сигнал вырастет с 10 до 90% от своего максимального уровня. Чем меньше время нарастания сигнала, тем большее количество высокочастотных гармонических составляющих сигнала надо принимать во внимание. А чем шире спектр сигнала в области верхних частот, тем больше вероятность возникновения помех.

## ПЕРЕКРЕСТНЫЕ ИСКАЖЕНИЯ

Перекрестные искажения представляют собой паразитную передачу энергии с одних проводников схемы (источников) на окружающие (жертвы). Именно поэтому для разработчиков особенно важно знать расположение всех источников помех в схеме. С ростом скорости сигналов резко возрастает вероятность возникновения перекрестных искажений. Однако помимо этого есть масса причин появления паразитных наводок в проводниках платы: близко расположенные проводники (в том числе и на разных слоях), широкие проводники, проводники уда-

ленные от слоя заземления (пути токов возврата), проводники, пересекающие щели в слоях металлизации, длинные проводники без нагрузки (антенны).

Малосигнальные компоненты наиболее восприимчивы к воздействию перекрестных искажений, так как они имеют меньший запас помехоустойчивости. Все это делает задачу снижения взаимных наводок чрезвычайно важным этапом проектирования. Прежде всего, цепи с тактирующими и периодическими сигналами, схемы памяти и коммутируемые источники питания должны располагаться на максимально возможном удалении от других частей схемы. В большинстве случаев, если не всегда, помогает трассировка критических цепей на внутренних экранированных сигнальных слоях. К общему снижению наводок ведет уход от параллельного стиля трассировки, когда на одном слое рядом располагаются протяженные параллельные проводники. Хороший проект также обязательно должен включать слои питания и заземления, расположенные рядом с сигнальными слоями и обеспечивающие оптимальный путь для токов возврата, а также с помощью нагрузок управлять уровнями сигналов и крутизной фронтов.

## ОТРАЖЕНИЯ

В идеальном случае, сигнал, направляющийся по проводнику от источника к нагрузке, передает всю в нее всю свою энергию. Однако в реальных проектах не все проходит так гладко. Даже если большая часть энергии попадает в нагрузку, всегда имеется отраженный сигнал, двигающийся в противоположном направлении, вносящий искажения в исходный сигнал, вызывающий ложное срабатывание триггеров интегральных схем, перекрестные помехи и другие EMI-проблемы.

Отражения возникают на различных неоднородностях в проводниках, например линиях, не соответствующих геометрической формы, T- или Y-образных соединениях, длинных ненагруженных шлейфах. Минимизировать отражения можно, используя специальные приемы прокладки проводников, ограничения длины шлейфов до 1/8 дистанции нарастания, ограничения длины критических проводников до значений, указанных в табл. 1, а также использования нагружающих устройств — терминаторов.

